

# Lekcija 2:

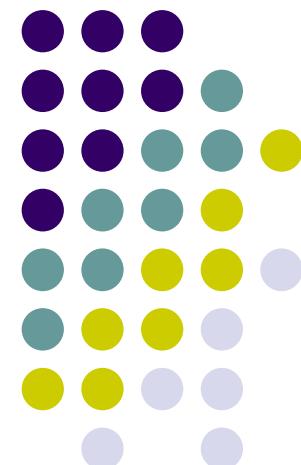
## *Dizajn mehatroničkih sistema*

---

Prof.dr.sc. Jasmin Velagić  
Elektrotehnički fakultet Sarajevo

Kolegij: Mehatronika

2012/2013





## 2. Dizajn mehatroničkih sistema

Šta je dobar dizajn?

2/61





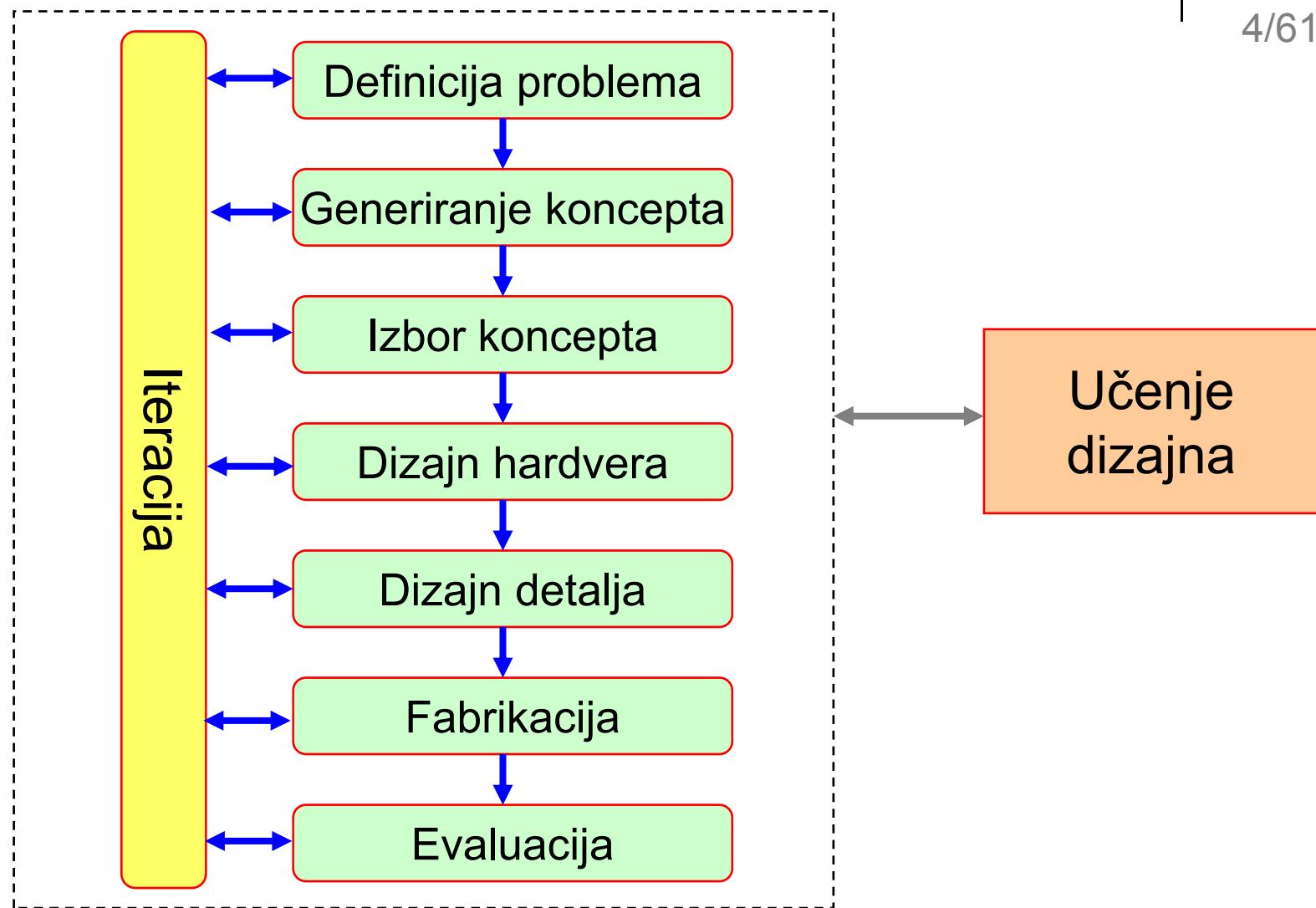
# Dizajn mehatroničkih sistema

- Dizajn je danas dominantno uvjetovan:
  - **brzim (rapidnim) promjenama u tehnologiji,**
  - **svjetskom konkurencijom.**
- Stoga dobri inženjeri trebaju:
  - **doživotno učenje,**
  - **iskustvo sa multidisciplinarnim projektima,**
  - **korištenje vrhunskog dizajna i vještina vođenja projekta koje su koristile vodeće svjetske kompanije.**
- Dobri dizajneri uvijek koriste dokazane procese dizajna
  - sa opravdanjem u pogledu izbora,
  - sa prikladnim preporukama u odnosu na izvorni materijal.



# Dizajn mehatroničkih sistema

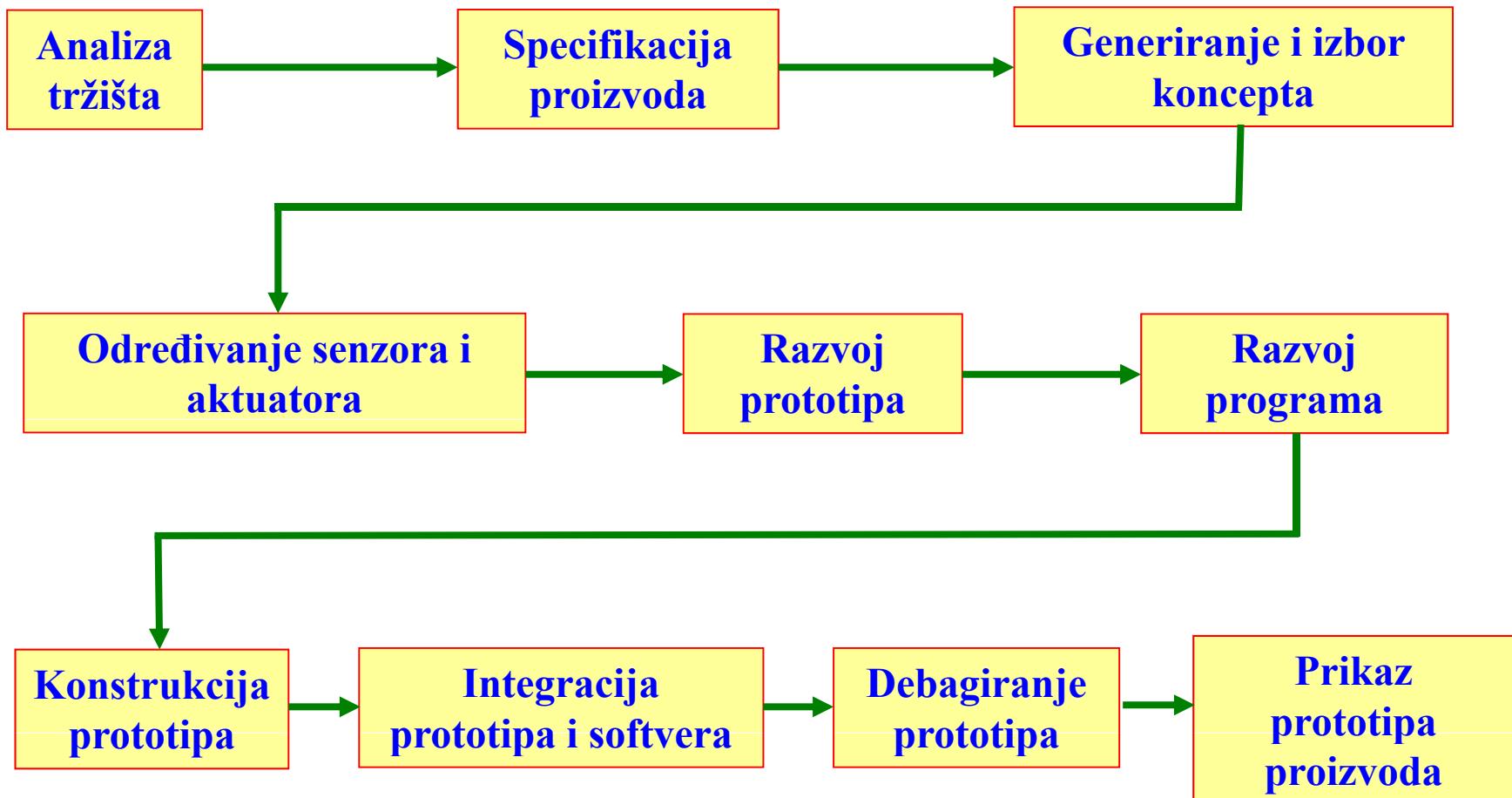
- Proces dizajna je jednako važan kao što su ideje i analiza.





# Dizajn mehatroničkih sistema

- Ekonomija i inženjering dizajna





## 2.1. Proces dizajna mehatroničkih sistema

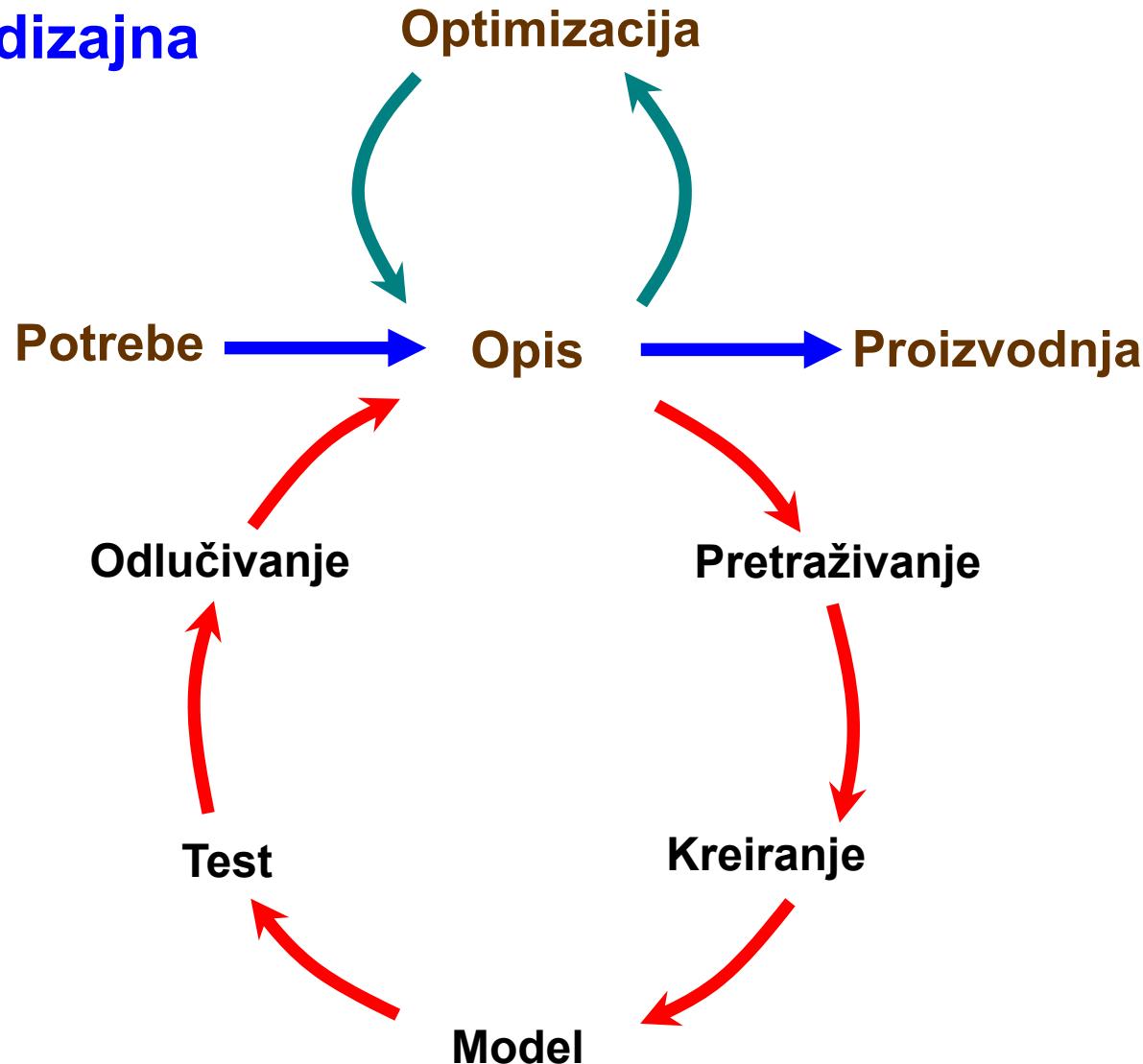
### Aktivnosti u ciklusu dizajna mehatroničkih sistema

- Prepoznavanje potreba.
- Konceptualni dizajn.
- Matematičko modeliranje.
- Izbor senzora i aktuatora.
- Detaljno matematičko modeliranje.
- Dizajn sistema upravljanja.
- Optimizacija dizajna.
- Hardverski prototip i simulacija.
- Razvoj ugradivog softvera.
- Ciklus cijeloživotne optimizacije.



# Proces dizajna mehatroničkih sistema

## Ciklus dizajna





# Proces dizajna mehatroničkih sistema

## Karakteristike dobrog dizajna

- Pet karakteristika se koristi za evaluaciju (ocjenjivanje) performansi projekta razvoja proizvoda:
  - **Kvalitet proizvoda:** koliko dobar proizvod je dobiven iz razvojnih napora?
  - **Proizvodni troškovi:** koliki su troškovi proizvodnje proizvoda?
  - **Vrijeme razvoja:** koliko brzo razvojni tim može kompletirati razvoj proizvoda?
  - **Razvojni troškovi:** koliko novca kompanija mora potrošiti na razvoj proizvoda?
  - **Razvojne mogućnosti:** da li su razvojni tim i kompanija u mogućnosti razviti buduće, kvalitetnije proizvode na temelju njihovog iskustva kojeg su stekli proizvodeći raniji proizvod?



# Proces dizajna mehatroničkih sistema

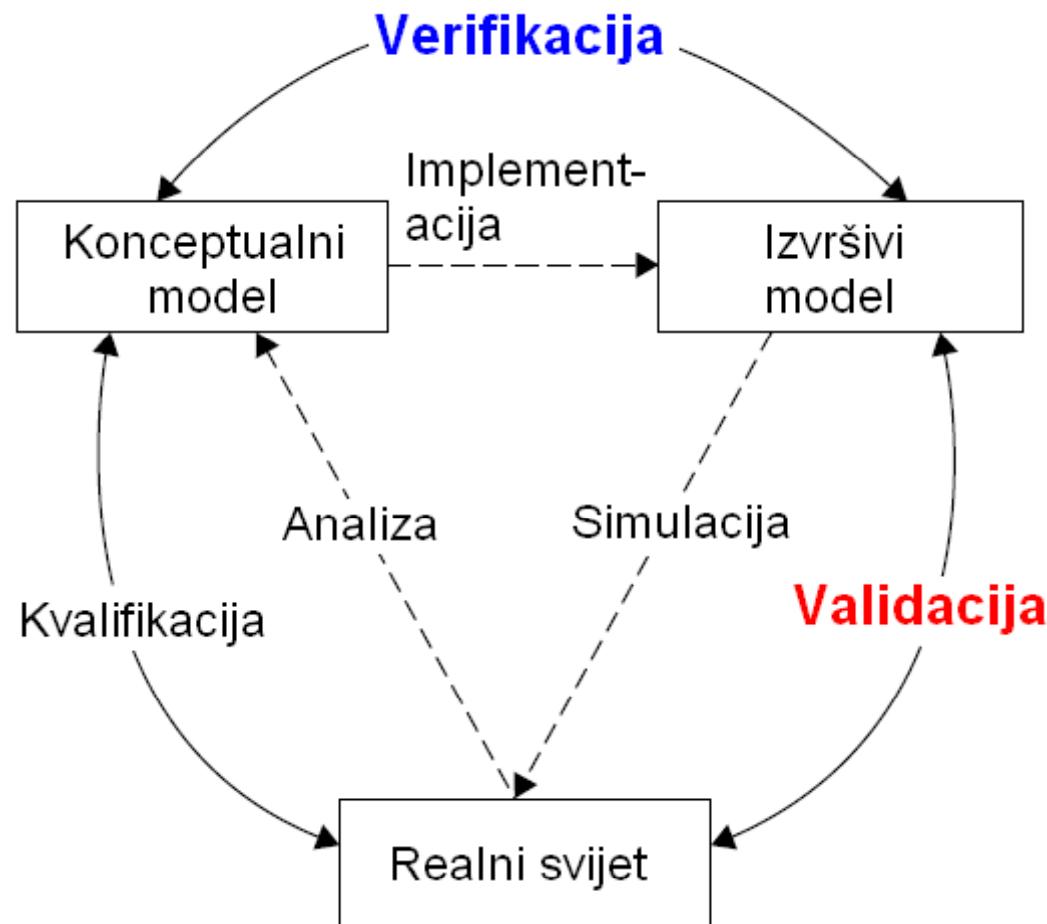
## Validacija i verifikacija

- Dva ključna elementa u testiranju dizajna mehatroničkih sistema:
  - Validacija specifikacija,
  - Verifikacija dizajna.
- Verifikacija daje odgovor na pitanje:  
**“Da li je proizvod ispravno izgrađen?”**
- Potrebno je provjeriti da li proizvod zadovoljava svoje specifikacije.
- Validacija daje odgovor na pitanje:  
**“Da li je izgrađen ispravan proizvod?”**
- Potrebno je provjeriti da li sistem radi ono što korisnik od njega očekuje.



# Proces dizajna mehatroničkih sistema

## Mjesto verifikacije i validacije u dizajnu sistema





# Proces dizajna mehatroničkih sistema

## Validacija i verifikacija

- Verifikacija modela istražuje da li izvršivi model reflektira konceptualni model unutar specificiranih ograničenja tačnosti.
- Verifikacija prenosi polje aplikacije konceptualnog modela u izvršivi model.
- Validacija modela treba odgovoriti na to da li je izvršivi model prikladan za ispunjenje traženih zadaća u polju aplikacije.
- Osnovni ciljevi upotrebe validacije i verifikacije su:
  - **Otkrivanje (pronalaženje) defekata u sistemu,**
  - **Ocjenvivanje da li je sistem (ili nije) upotrebljiv i koristan unutar radnih uvjeta.**



## Proces dizajna mehatroničkih sistema

- Podjela procesa dizajna s obzirom na smjer toka odvijanja dizajna:
  - Odozgo prema dole (top-down),
  - Odozdo prema gore (bootom-up).



# Proces dizajna mehatroničkih sistema

## Proces dizajna “odozdo prema gore”

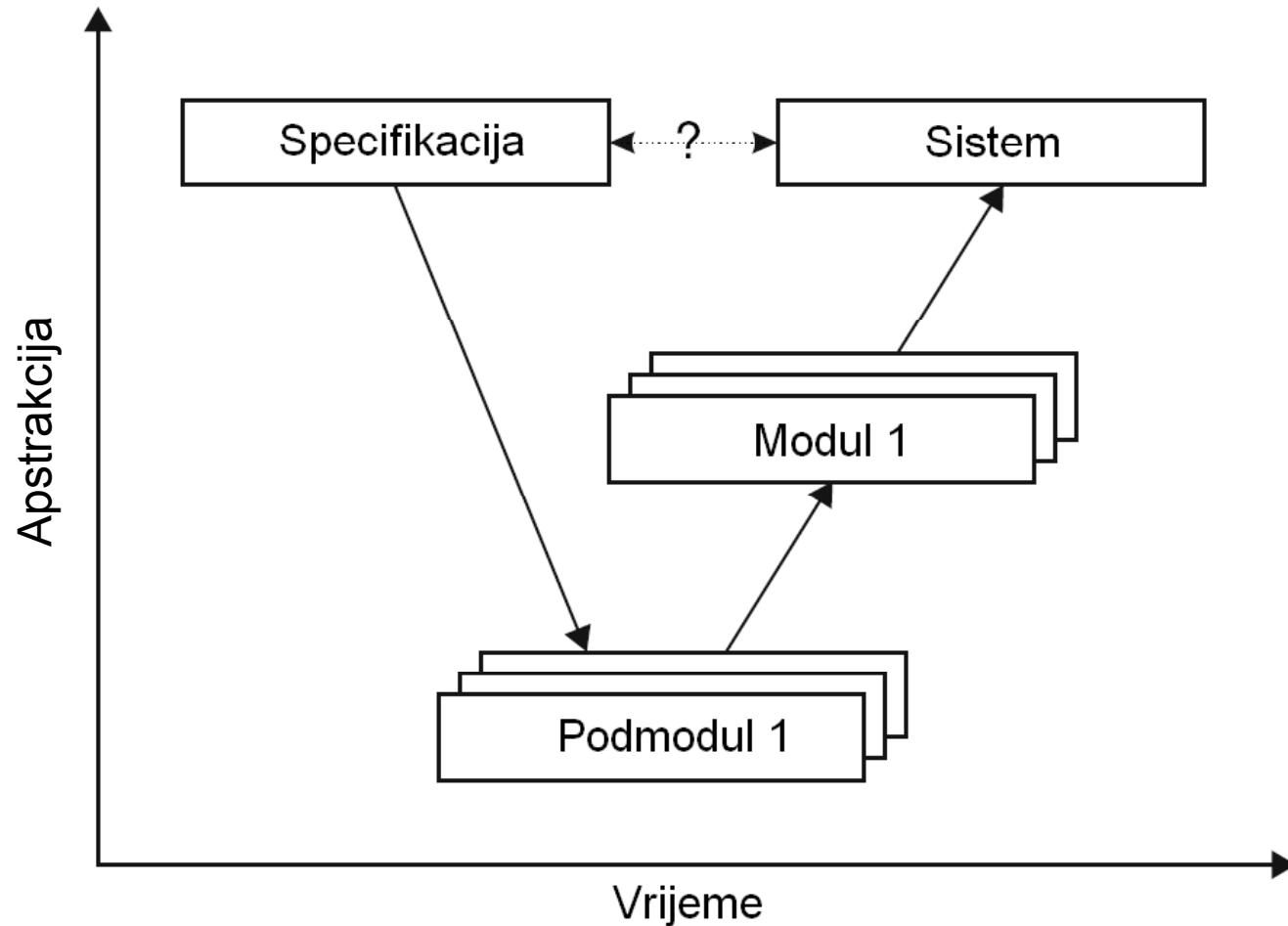
- Predstavlja klasičnu metodu razvoja elektroničkih i mehaničkih komponenti.
- Početna tačka u ovoj vrsti dizajna **je specifikacija**, koja se obično iskazuje riječima prirodnog jezika.
- Osnovne komponente, tranzistori, otpornici, kondenzatori, opruge, mase, zglobovi, itd, se sukcesivno dodaju i kombiniraju kako bi se razvili složeniji sistemi, dok se ne kompletira proces dizajna.
- Ovo se obavlja na strukturalnoj razini, gdje se podmoduli kombiniraju u kreiranju modula, pri čemu se posebna pažnja posvećuje **povezivanju ovih podmodula**.
- Ovaj dizajn se može obaviti korištenjem editora krugova (circuit editor) ili prikladnih alata za višetjelesne (multibody) sisteme.



# Proces dizajna mehatroničkih sistema

## Proces dizajna “odozdo prema gore”

14/61





# Proces dizajna mehatroničkih sistema

## Proces dizajna “odozdo prema gore”

- Osnovna prednost procesa dizajna “odozdo prema gore” je da se utjecaj **“neidealne” implementacije** može uzeti u obzir u ranom stadiju procesa dizajna.
- Kod elektroničkih komponenti nezaobilazne su parazitne otpornosti, kapacitivnosti i induktivnosti.
- U polju mehanike, neizbjegni su npr. efekti trenja.
- Međutim, jedan problematičan aspekt se pojavljuje: specifikacije za dizajn, nakon što imamo diverziju (odbacivanje) od strane podmodula i modula sa stajališta apstraktnih opisa funkcionalnosti.
- Ovo je rezultat strukturirano-orientiranog procesa modeliranja, **sistem može biti simuliran** samo kada je u cijelosti implementiran.
- Zbog toga pogreške i nedostaci u dizajnu sistema nisu primjetni do kasnijih stadija, što može uzrokovati značajne troškove i kašnjenja u razvoju.



# Proces dizajna mehatroničkih sistema

## Proces dizajna “odozgo prema dole”

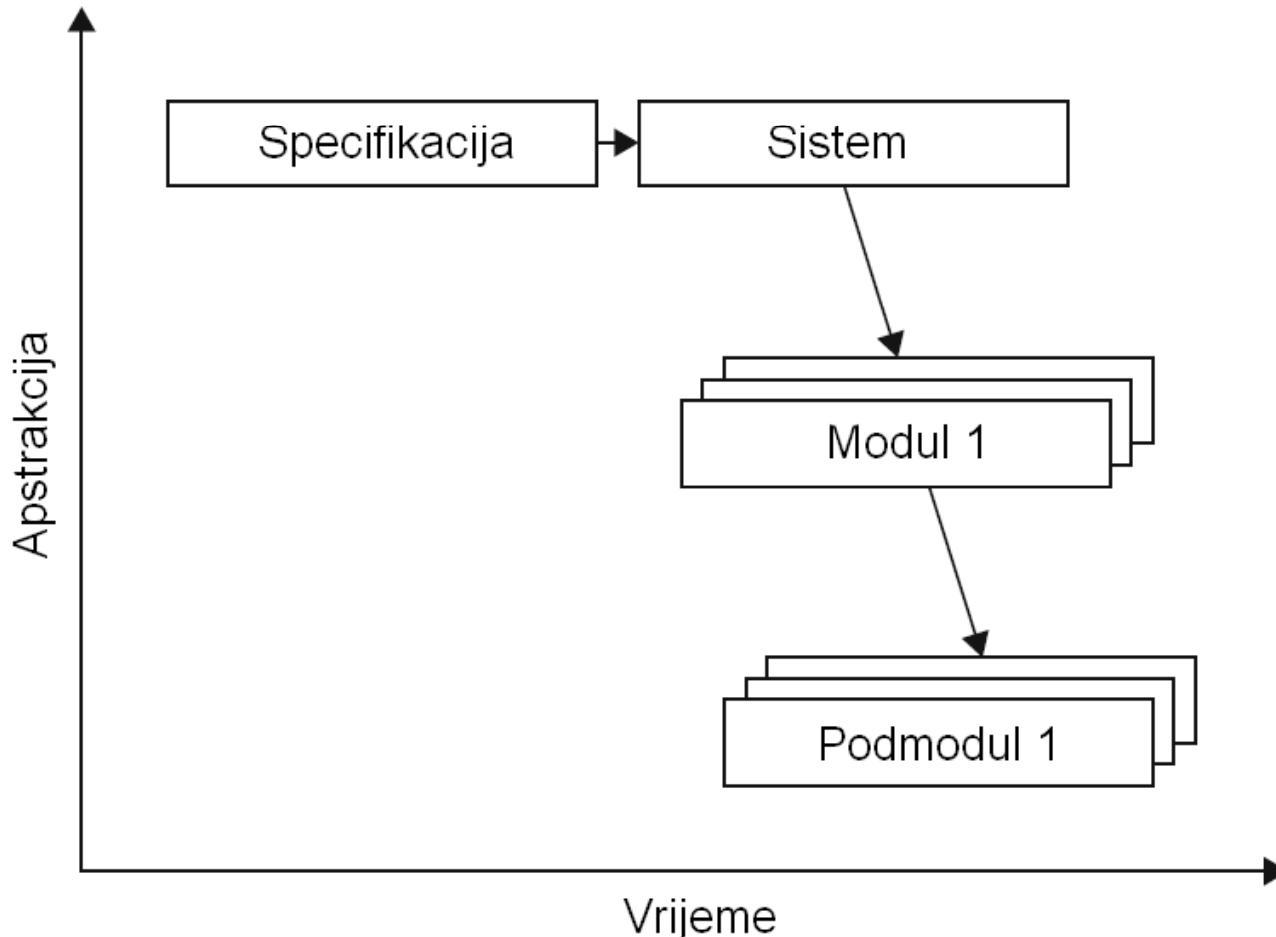
- Važna karakteristika dizajna “odozgo prema dole” je prevlađavajući pravac dizajna **od apstrakcije prema detaljnim opisima** (pogledati sliku na sljedećem slajdu).
- Početna tačka predstavlja čisti **behavioristički model**, čija je funkcija već pokrivena dobrim dijelom sa specifikacijama.
- Model se uspješno dijeli i prečišćava dok se ne postigne implementacija.
- Bitno je opisati sistem ili module na funkcionalan način.
- Ovo je moguće načiniti uvođenjem HDL-a (hardware description language) u polju elektronike.
- Korištenjem ovih jezika dizajn se direktno formulira kao model, tako da većina procesa modeliranja može biti izostavljena.



17/61

# Proces dizajna mehatroničkih sistema

## Proces dizajna “odozgo prema dole”





# Proces dizajna mehatroničkih sistema

## Proces dizajna “odozgo prema dole”

- **Sekvenca ovog dizajna ima sljedeće prednosti:**
- Pogreške i nedostaci u dizajnu se otkrivaju ranije (u ranim fazama), nasuprot pristupu dizajna “odozdo prema gore”.
- Implementabilni dio specifikacija se može validirati korištenjem simulacija.
- Implementabilni dio specifikacija je raspoloživ, jednako kao i precizno definirane referentne veličine za verifikaciju dizajna.
- Funkcionalni dio specifikacija je nedvosmislen i cjelovit (suprotno specifikacijama prirodnog jezika). U slučaju sumnje, pokreće se simulacija.
- Implementabilne specifikacije i modeli pojedinačnih stadija dizajna znače da je cjelokupna dokumentacija dostupna, koja međutim ostaje da bude nadopunjena sa razumljivim komentarima.



# Proces dizajna mehatroničkih sistema

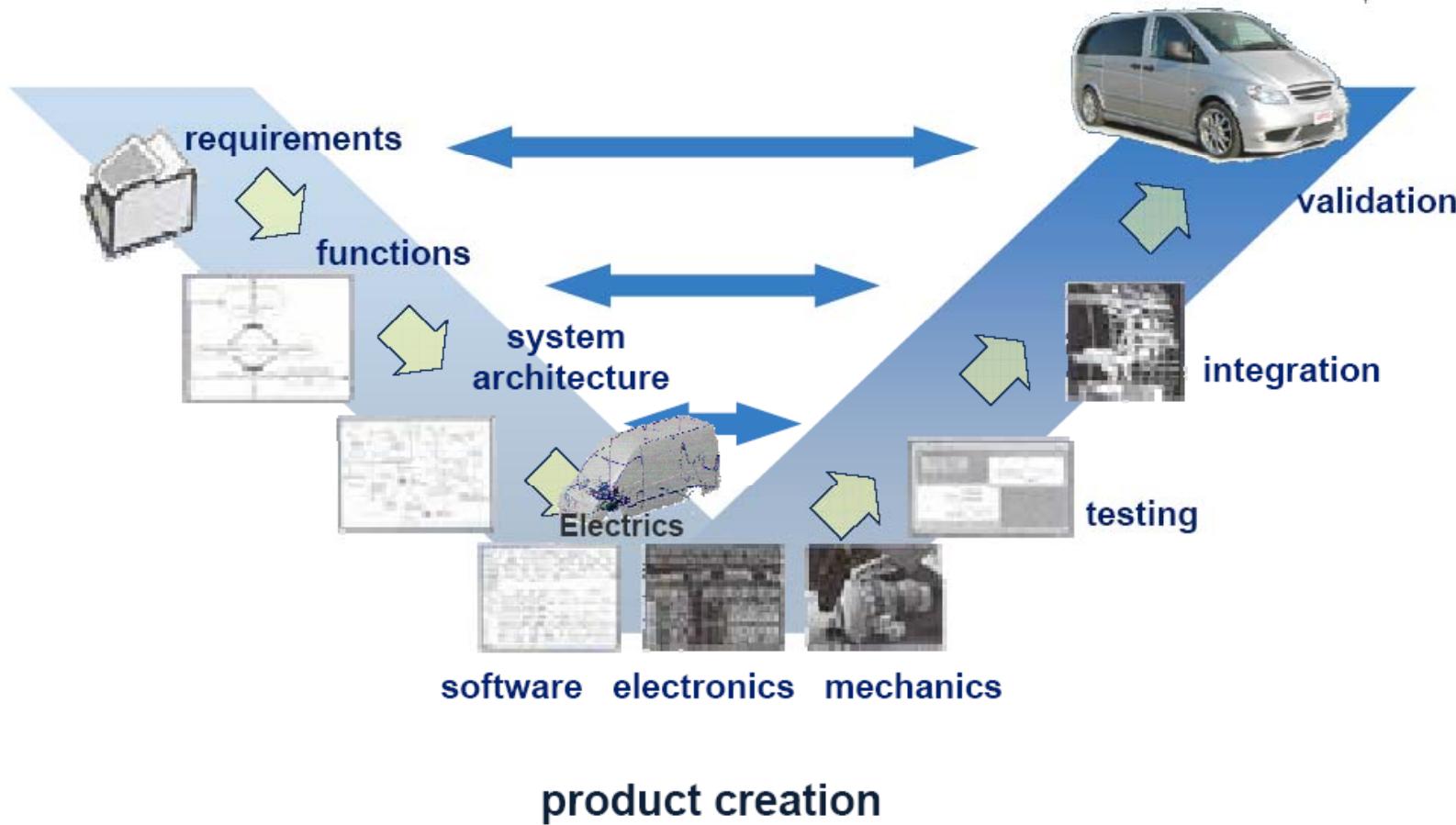
## Proces dizajna “odozgo prema dole”

- Glavni nedostatak implementabilnih specifikacija je da neki tehnički detalji mogu biti izraženi na jednostavan, više kompaktan i jako nerazumljiv način u prirodnim jezicima u odnosu na jezike formalnog modeliranja.
- Problem je također u formalno korektnom opisu željene semantike, što uzrokuje dodatne troškove u vezi specifikacija.
- I na kraju problemi fizičke realizacije, kao što su prekomjerno vremensko kašnjenje se prepoznaje tek u kasnijim stadijima procesa dizajna.



20/61

## 2.2. V-proces dizajna mehatroničkih sistema

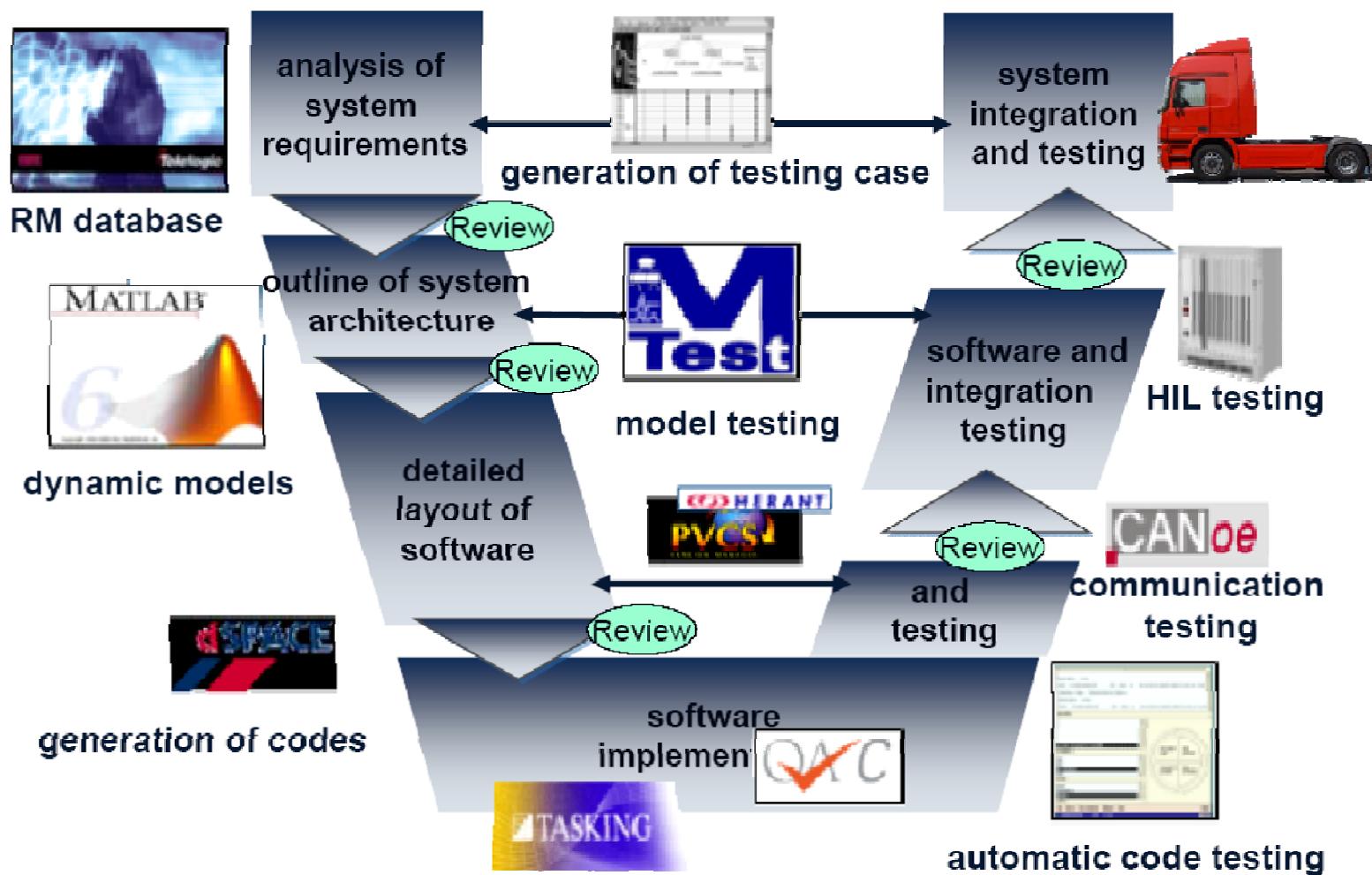




# V-proces dizajna mehatroničkih sistema

## V proces dizajna softvera

21/61

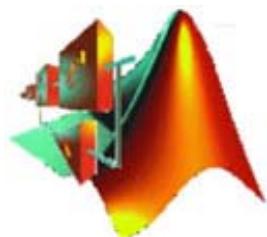




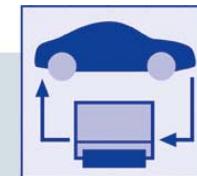
22/61

# V-proces dizajna mehatroničkih sistema

## V proces dizajna – Matlab + dSPACE



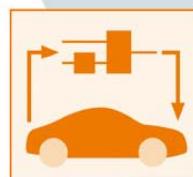
Dizajn upravljanja  
sa MATLAB/Simulink®



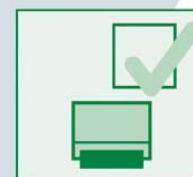
Kalibracija sa CalDesk



Funkcije-Prototip  
sa AutoBox i  
MicroAutoBox



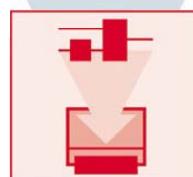
RapidPro



ASM



ECU Test sa dSPACE HIL



Generiranje koda  
sa TargetLink-om





## V-proces dizajna mehatroničkih sistema

- **Savjeti za dobar dizajn elektroničkih komponenti**
- Verificirati performanse svake komponente neovisno, prije procesa integracije.
- Korištenje specifikacijskih listova za postizanje pouzdanih performansi.
- Opsežno mjerjenje veličina el. kruga pomoću voltmetera i osciloskopa.
- Voditi računa o dizajnu u smislu robusnosti, tako da el. krugovi rade dobro, čak i unutar promjena temperature i performansi komponenti.
- Razumijevanje temeljnih fizikalnih osobina svake komponente, kako bi se najbolje razumjele njihove prednosti i ograničenja.



# Fizički dizajn mehatroničkih sistema

- Fizički dizajn obuhvaća:
  - **Modeliranje sistema,**
  - **Dizajn sistema,**
  - **Dizajn mehaničkih komponenti,**
  - **Dizajn elektroničkih komponenti,**
  - **Dizajn softvera,**
  - **Integracija (montaža) sistema,**
  - **Analiza materijalnih troškova.**



# Modeliranje sistema

- Matematičko modeliranje sistema se zahtijeva na nekoliko stadija dizajna mehatroničkog sistema, kao što su **simulacija, dizajn upravljanja i rekonstrukcija varijabli**.
- Dva načina modeliranja:
  - **Teorijsko modeliranje – temelji se na fizikalnim principima.**
  - **Eksperimentalno modeliranje (identifikacija) – temelji se na mjerenu ulaznih i izlaznih varijabli**
- **Procedura teorijskog modeliranja obuhvaća:**
  1. **Definicija toka**
    - Tok energije (električka, mehanička, toplinska).
    - Tok materije i energije (fluidi, prijenos topline, termodinamički, hemijski prijenosi)



# Modeliranje sistema

## 2. Definicija elemenata procesa: dijagrami toka

- Izvori, ponori (disipativni).
- Elementi za pohranu, transformatori, pretvarači.

## 3. Grafički prikaz modela procesa:

- Višeportni dijagrami.
- Blok dijagrami toka podataka.
- Bond grafovi za tok energije.

## 4. Postavljanje jednadžbi za sve procesne elemente:

- Jednadžbe ravnoteže za pohranu (masa, energija, moment).
- Konstrukcijske jednadžbe za procesne elemente (izvori napajanja, transformatori, pretvarači).
- Fenomenološki zakoni za ireverzibilne procese (dissipativni elementi: ponori).



# Modeliranje sistema

5. **Jednadžbe za međupovezivanje procesnih elemenata:**
  - Jednadžbe kontinuiteta za paralelno povezivanje (zakon povezivanja čvorova).
  - Jednadžbe kompatibilnosti za serijsko povezivanje (zakon zatvorenog kruga).
6. **Računanje cjelokupnog modela procesa:**
  - Uspostavljanje ulaznih i izlaznih varijabli.
  - Prikaz u prostoru stanja.
  - Ulazno-izlazni modeli (diferencijalne jednadžbe, prijenosne funkcije).



# Dizajn električkih komponenti

## Kategorije električkih komponenti

- Električke komponente koje se koriste u projektiranju mehatroničkih sistema mogu se podijeliti na:
  - **Aktivne i pasivne komponente,**
  - **Analogne i digitalne,**
  - **Komponente velike i male snage,**
  - **Standardni (poluvodički) i optički krugovi,**
  - **Mikroprocesori i U/I moduli.**



# Dizajn elektroničkih komponenti

- Dizajn mehatroničkih sistema korištenjem BS2 (Basic Stamp 2) tehnologije gradnje mikroprocesorskih sistema.
- BS2 je ugradivi sistem koji uključuje:
  - Mikrokontroler (PIC16C57) – “mozak” sistema, osigurava osnovni (BASIC) interpreter, serijsku komunikaciju i U/I.
  - Memoriju (EEPROM) – za pohranu korisničkih programa i dugo čuvanje podataka.
  - Naponski regulator – generira 5 VDC iz izvora napajanja od 5.5 VDC do 15 VDC.
  - Klok (sat) – 20MHz rezonator.
  - Raznovrsne komponente – tranzistori, otpornici,...

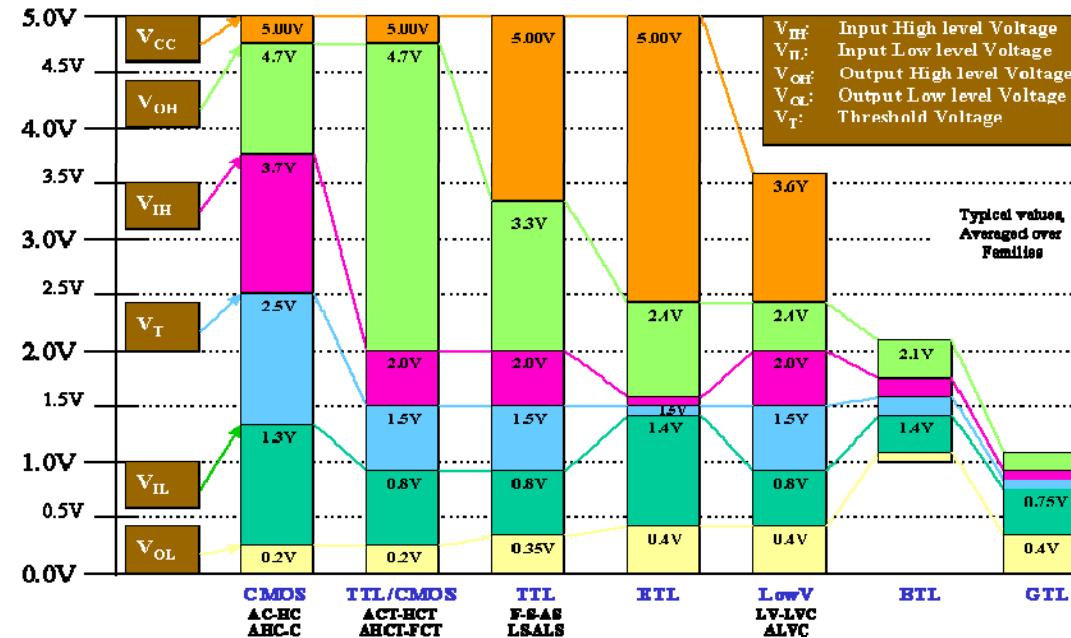


30/61

# Dizajn elektroničkih komponenti

BS2 digitalni ulazi koriste TTL pragove

- Digitalni ulaz ima visoko stanje (logička 1) ako je  $V > 2$
- Digitalni ulaz ima nisko stanje (logička 0) ako je  $V < 0.8$ .
- Ako je digitalni ulaz između 0.8 i 2, on može biti dvoznačan.





# Dizajn elektroničkih komponenti

BS2 digitalni izlazi:

- Visoka razina za digitalni izlaz iznosi 4.7V ili više.
- Niska razina za digitalni izlaz iznosi 0.2V ili manje.

Specifikacije digitalnog izlaza:

Pin set – visoka razina

- Svaki pin može proslijediti maksimalnu struju iznosa 20mA.
- Svaka grupa pinova (P0-P7 i P8-P15) može proslijediti maksimalnu struju iznosa 40 mA.

Pin set – niska razina

- Svaki pin može primiti maksimalnu struju iznosa 25mA.
- Svaka grupa pinova (P0-P7 and P8-P15) može primiti maksimalnu struju 50 mA.

Napomena: ostali mikroprocesori tipično se snadbijevaju strujom, ali zahtijevaju pull-up otpornike.

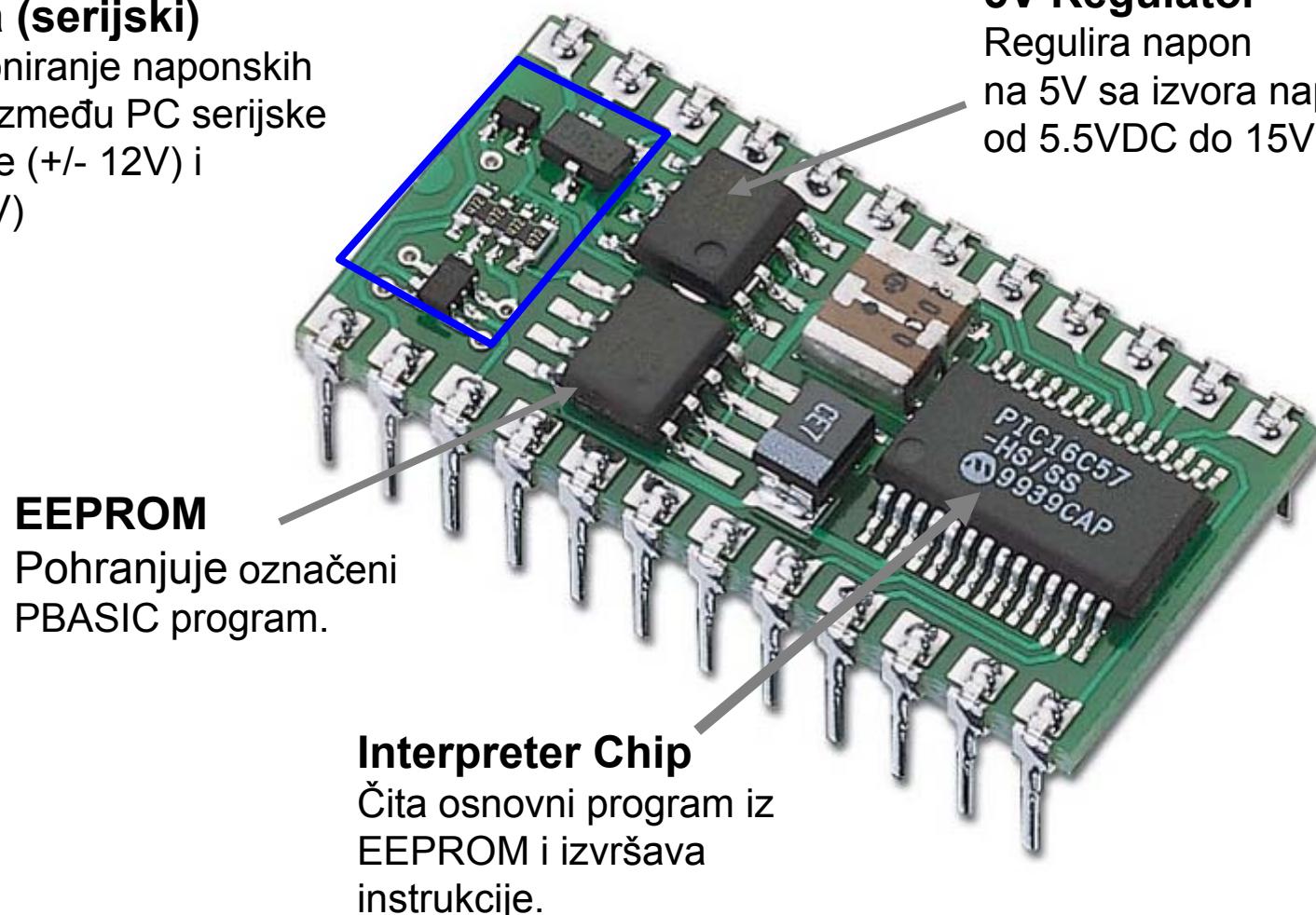


32/61

# Dizajn elektroničkih komponenti

## Kondicioniranje signala (serijski)

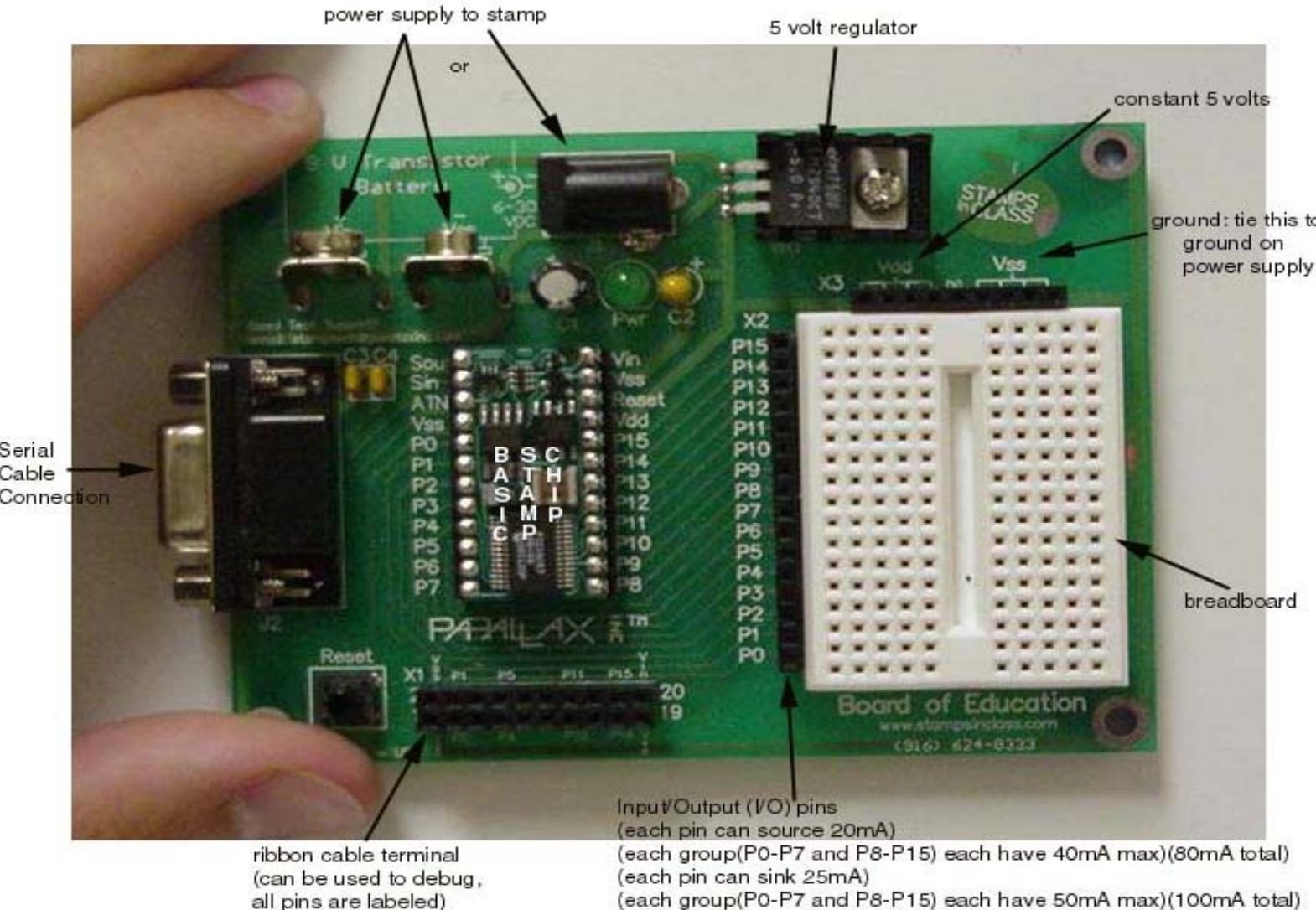
Kondicioniranje naponskih signalova između PC serijske konekcije (+/- 12V) i BS-a (5V)





# Dizajn elektroničkih komponenti

33/61





# Dizajn mehaničkih komponenti

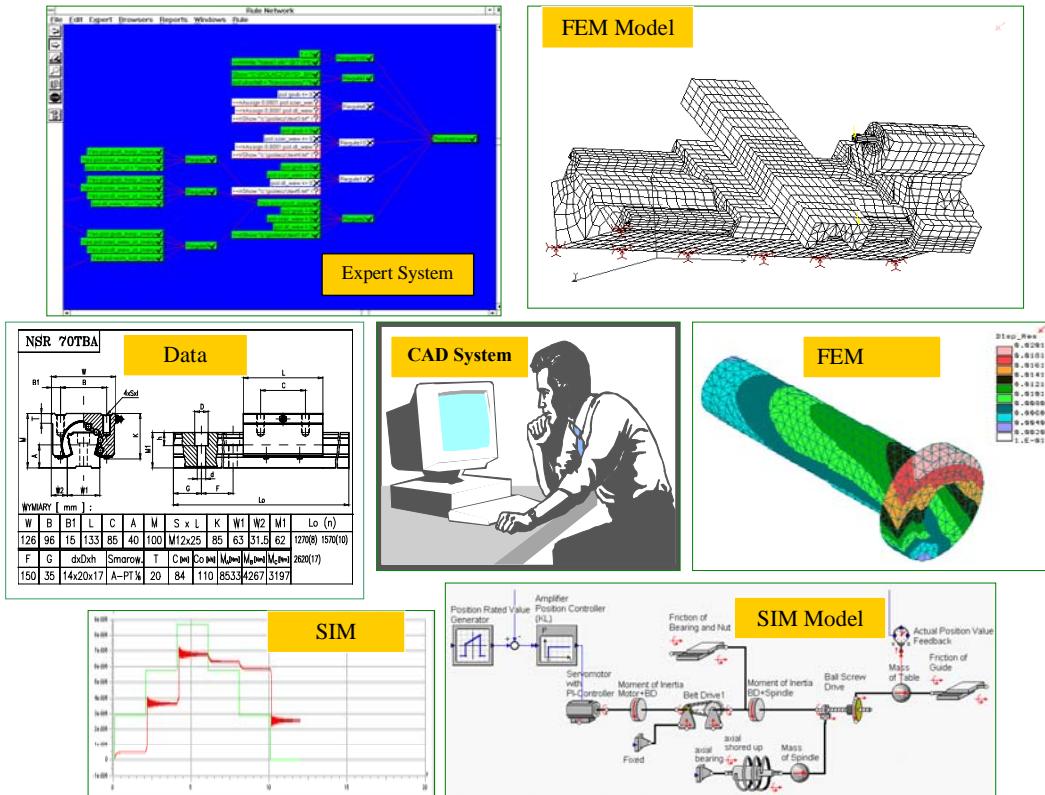
## Koristi se kompjuterski podržani alati (CAD/CAE)

- Koraci u dizajnu mehaničkih komponenti:
  - **Specifikacije konstrukcija u inženjerskom razvoju korištenjem CAD i CAE alata.**
  - **Gradnja modela za postizanje statickih i dinamičkih procesnih modela.**
  - **Transformacija u kompjuterski kod za potrebe simulacije sistema.**
  - **Programiranje i implementacija finalnog mehatroničkog softvera.**
- Primjena CAD alata (npr. Auto CAD-a) za 2D i 3D modeliranje mehaničkih sistema i njegova direktna veza sa CAM (computer-aided manufacturing) alatima.



35/61

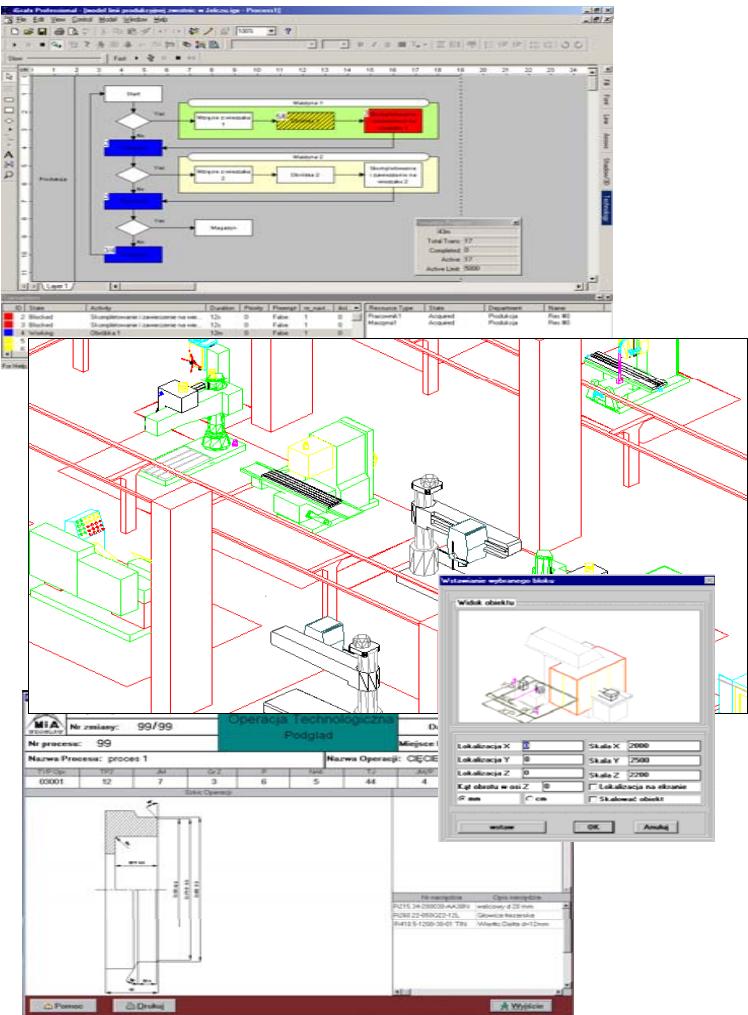
# Dizajn mehaničkih komponenti



- **Ekspertni sistemi u dizajnerskoj praksi**
  - Integracija računarskih alata za dizajn proizvodnih strojeva.
- **Primjena integriranih CAE alata za dizajn proizvoda**
  - Simulacijski sistemi u dizajnu strojarskih alata.
- **Računarska analiza struktura strojarskih alata.**



36/61



## • Modeliranje proizvodnih procesa

Modeliranje proizvodne infrastrukture kompanija za optimizaciju proizvodnih procesa

Softver: iGrafx, ProModel, ProPLAN, Factory Suite,...

## • Menadžment podataka proizvodnje

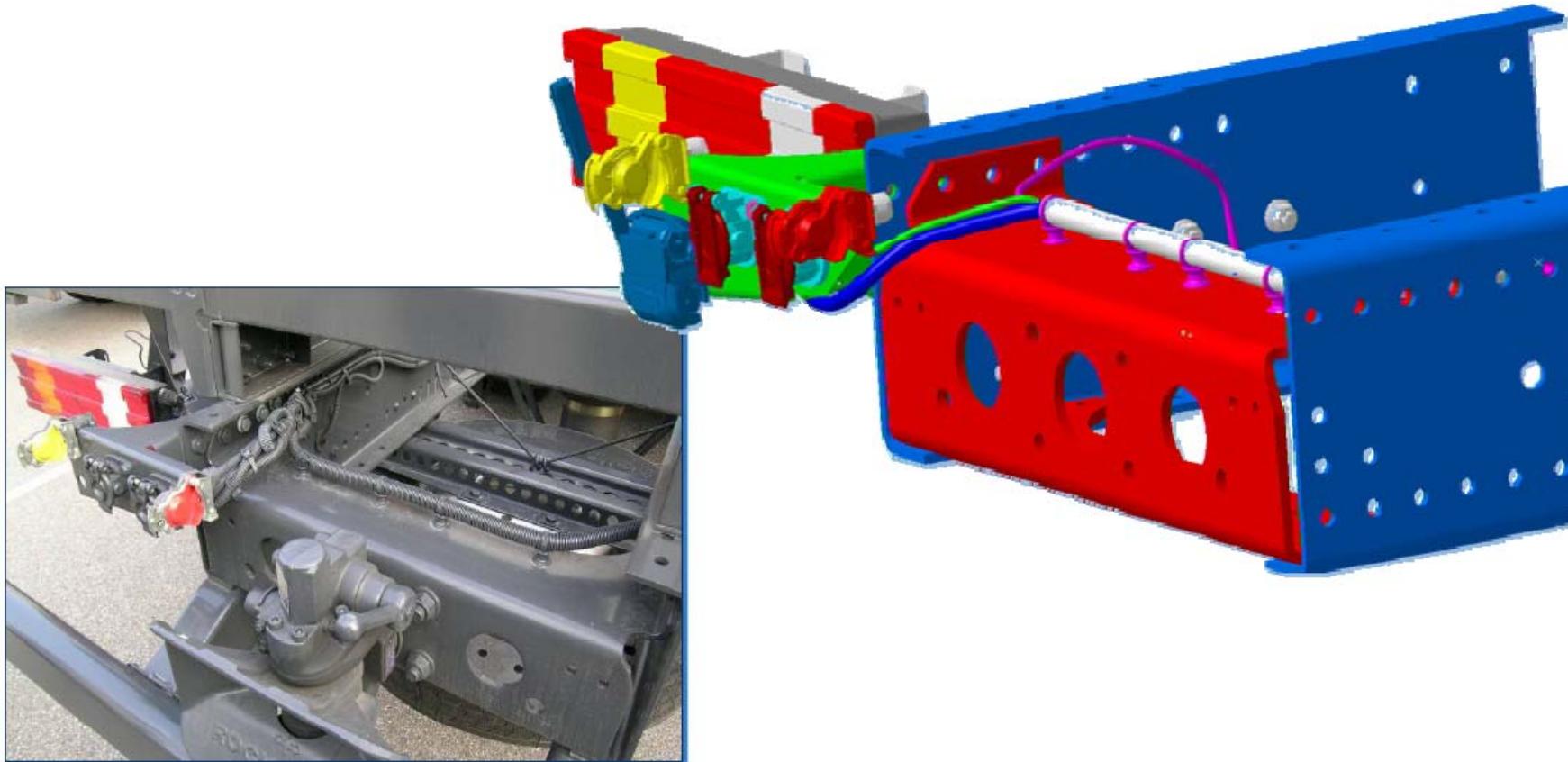
Modeliranje strukture proizvoda, kako sa stajališta pohrane, tako i sa stajališta integracije njegovih podataka za uvođenje metodologije integriranog razvoja proizvoda, organizacije rada i toka rada u skladu sa koncepcijom konkurentnog inženjeringa i PDM/TDM sistema.



# Dizajn mehaničkih komponenti

Dizajn mehaničkih komponenti korištenjem CAD alata – primjer Catia

37/61

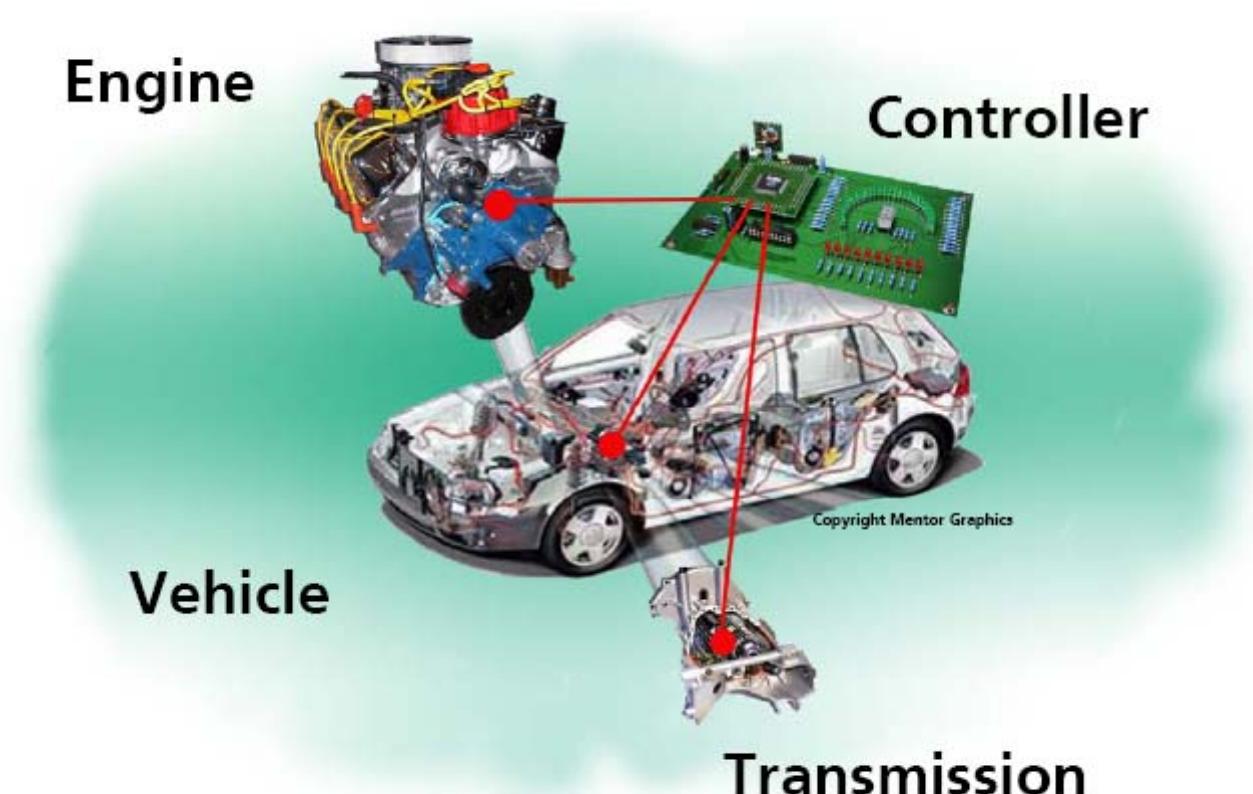




38/61

## 2.3. Primjer dizajna automobila

- Mala složenost.
- Omogućuje jasan fokus na tok dizajna.
- Korisno za edukaciju u dizajnu digitalnih sistema i simulacijama.

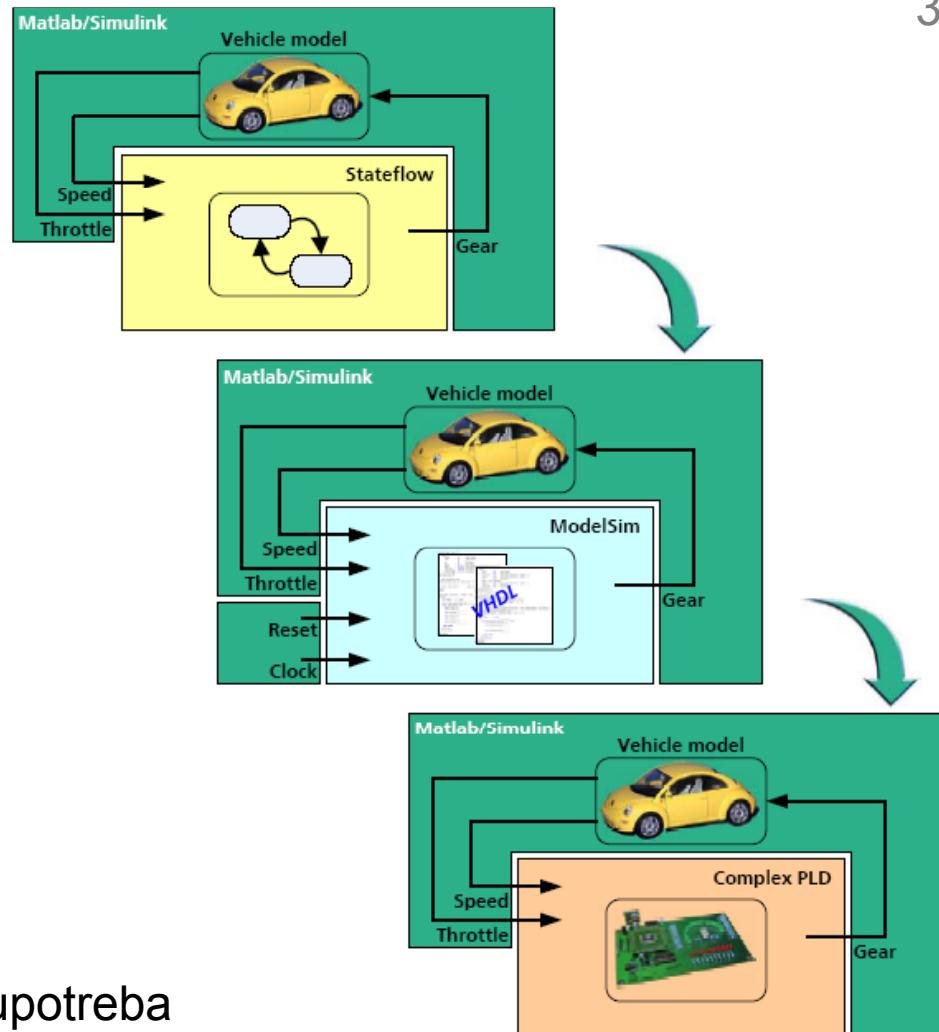




# Primjer dizajna automobila

## Dizajn sistema

- Koncept razvoja proizvoda i verifikacija.
- Kreiranje modela procesa.



## Implementacija i verifikacija

- Dizajn u skladu sa implementacijskim targetom.
- Funkcionalna verifikacija.

## Razvoj prototipa

- Kompilacija.
- Verifikacija prototipa.



- višestruka upotreba

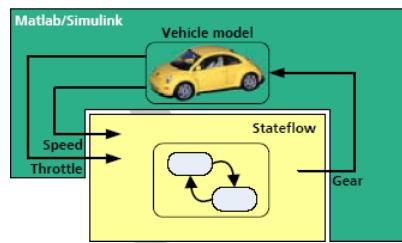


40/61

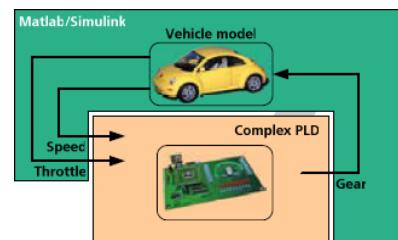
# Primjer dizajna automobila

## V-dizajn

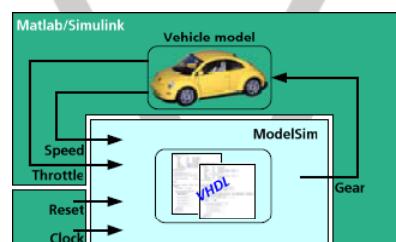
Dizajn koncepta



Brzi razvoj prototipa



Hardver u petlji



Implementacija

Kalibracija

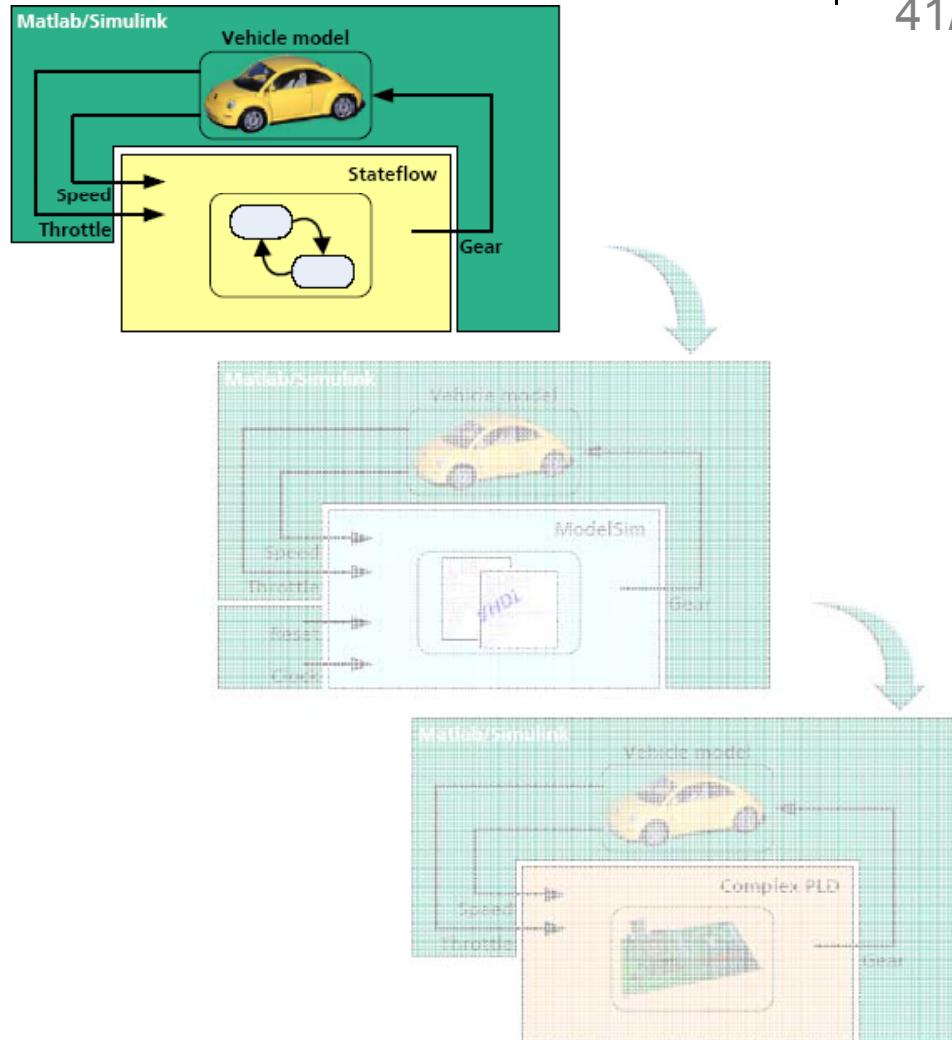


# Primjer dizajna automobila

## Dizajn sistema

U fazi dizajna sistema  
ključni su:

- Definicija zahtjeva proizvoda.
- Razvoj tehničkog koncepta.



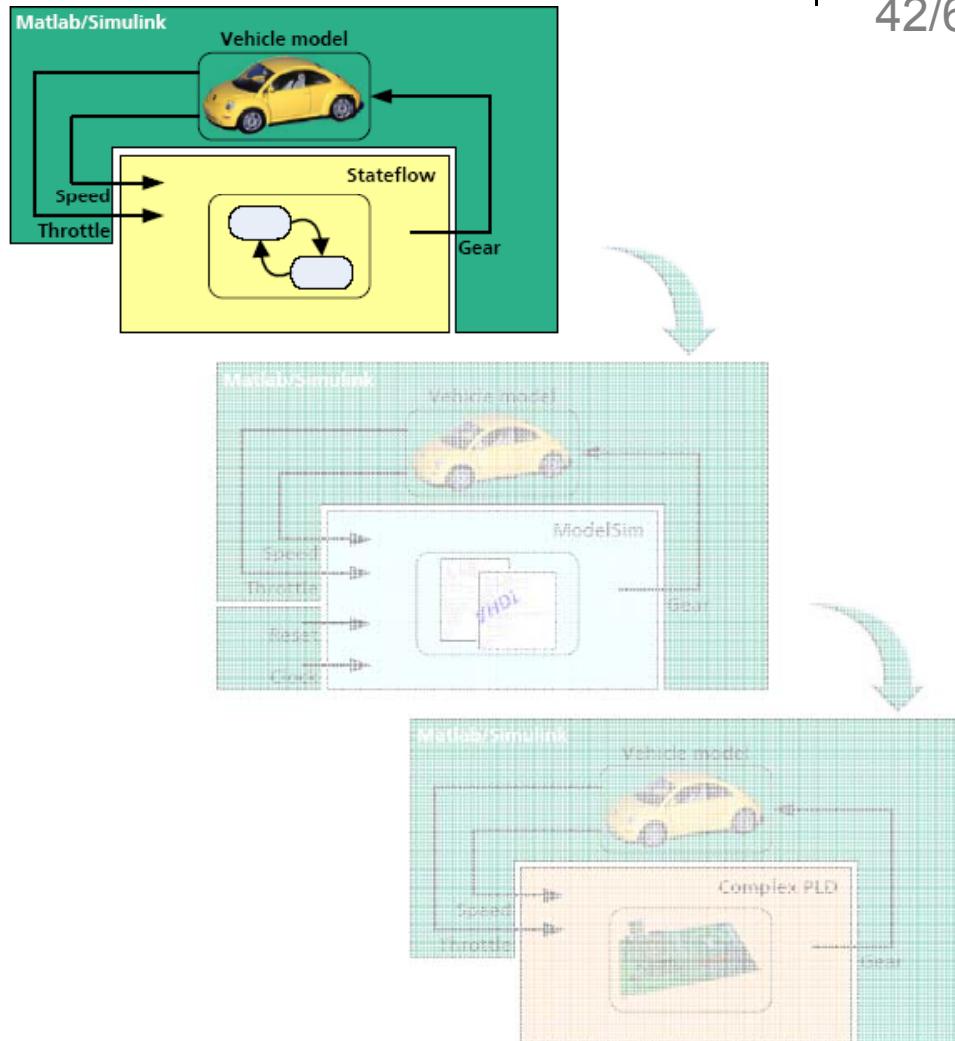


# Primjer dizajna automobila

## Dizajn sistema

### Zahtjevi na proizvod

- Razvoj automatizirane upravljačke jedinice za transmisiju.
- Određivanje tačnog prijenosa na temelju brzine vozila i papućice gasa.



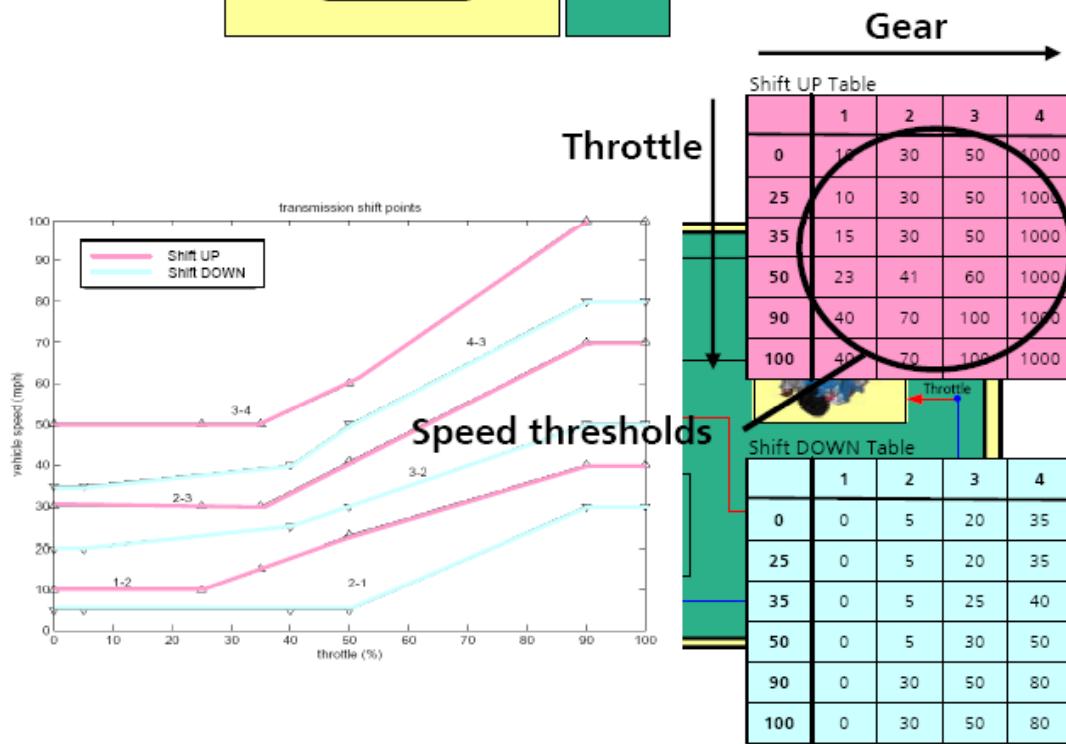
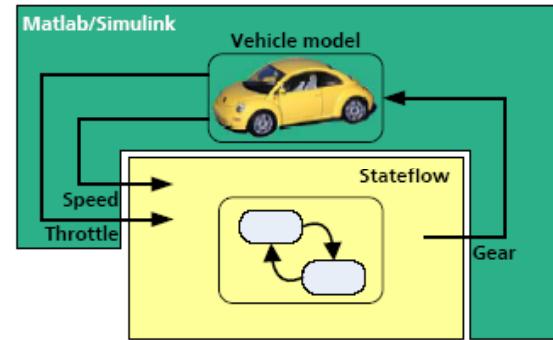


# Primjer dizajna automobila

## Dizajn sistema

### Koncept

- Vremenski kontinuirani model vozila.
- Gear shift algoritam implementiran sa dva FSM-a (Finite State Machines).
- Tačke prebacivanja u drugu brzinu su uzete sa grafa i postavljene unutar dvije look-up tabele.
- Verifikacija koncepta korištenjem kombinacije Simulink-a i Stateflow-a.



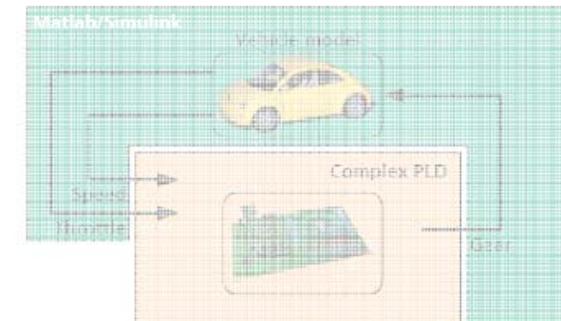
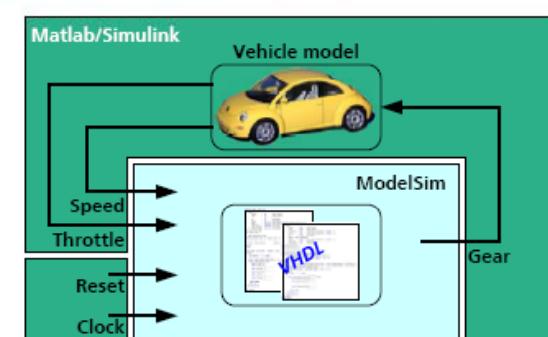
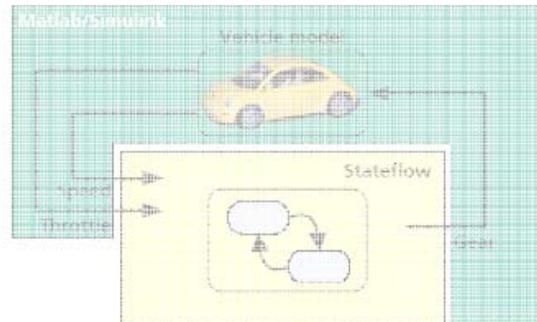


44/61

# Primjer dizajna automobila

## Implementacija i verifikacija

- Donošenje odluke o izboru platforme.
- Transfer dizajna u odgovarajuću implementaciju ili opisni jezik.
- Verifikacija funkcionalnog dizajna (kosimulacija).





# Primjer dizajna automobila

## Implementacija i verifikacija

### Hardver ili softver?

- **Softverski zasnovan target**

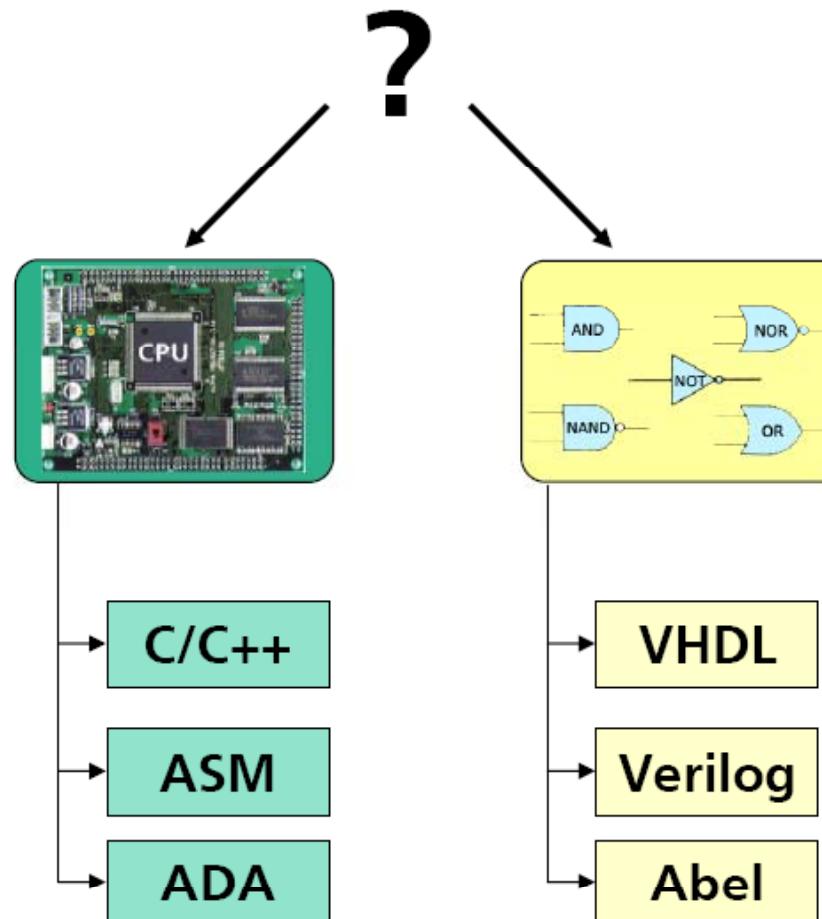
(DSP, Microcontroller,...):

- ANSI C/C++,
- ASEMBLER,
- ADA,
- ...

- **Hardverski zasnovan target**

(FPGA, CPLD,...):

- VHDL,
- Verilog,
- Abel,
- ...



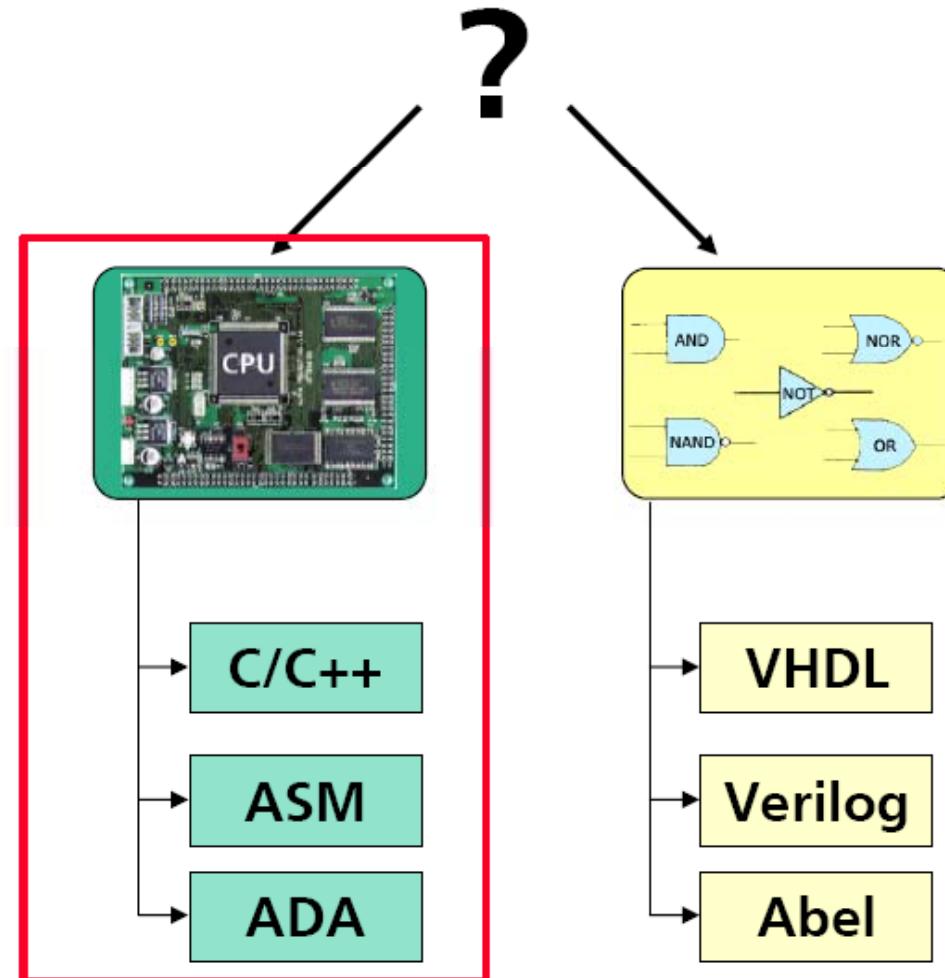


# Primjer dizajna automobila

## Implementacija i verifikacija

### Softver

- Ručno pisani C kod za niskotroškovne implementacije.
- Real-Time Workshop – Mathworks.
- SystemBuild/Autocode – National Instruments



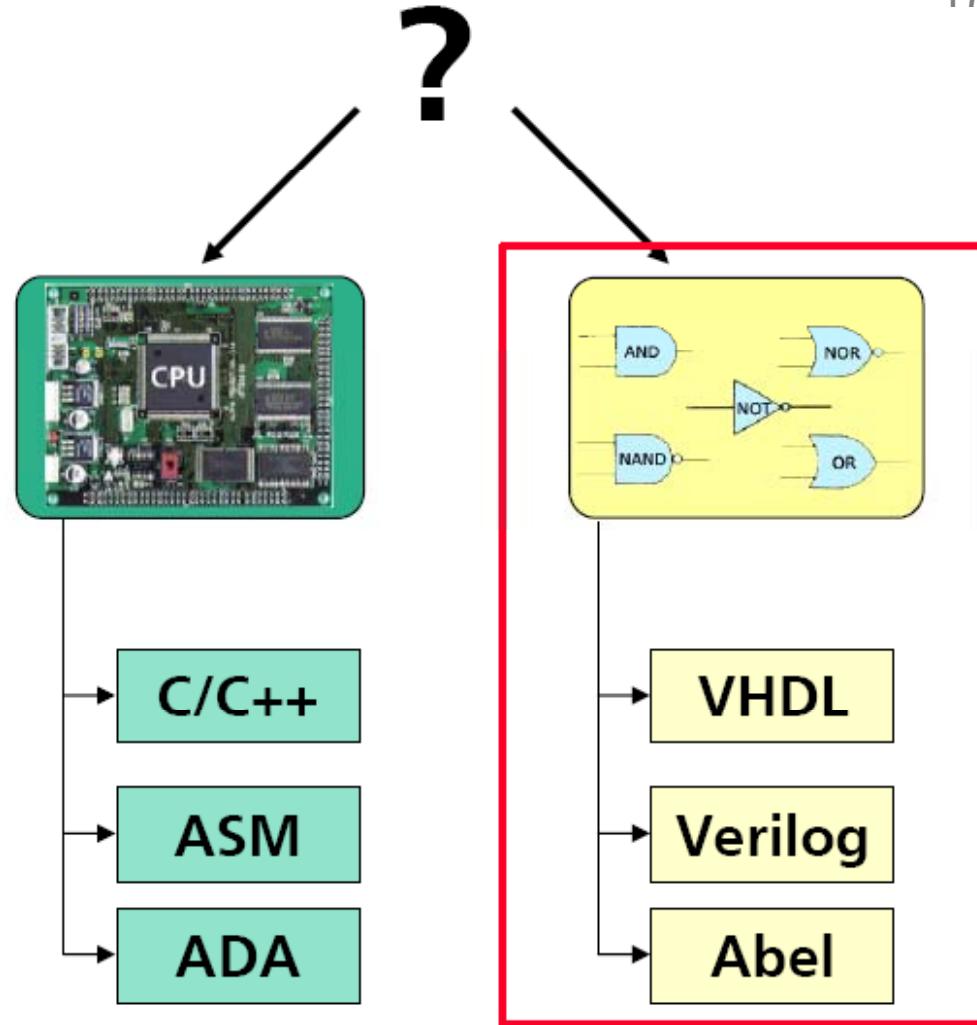


# Primjer dizajna automobila

## Implementacija i verifikacija

### Hardver

- Specijalni blokovski skupovi su raspoloživi, koji uključuju DSP funkcije:
  - Xilinx,
  - Lattice,
  - Altera,
  - AccelChip,
  - ...



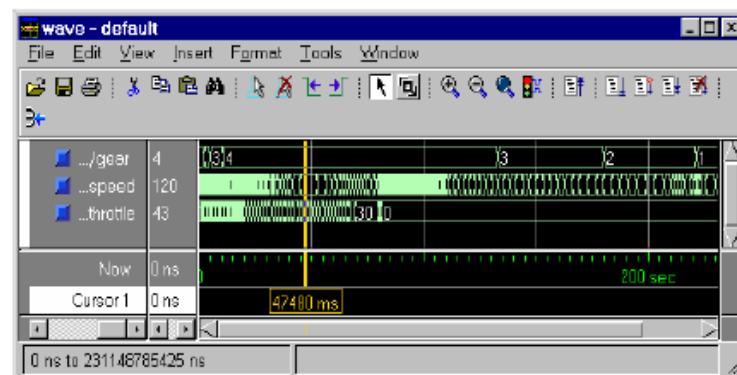
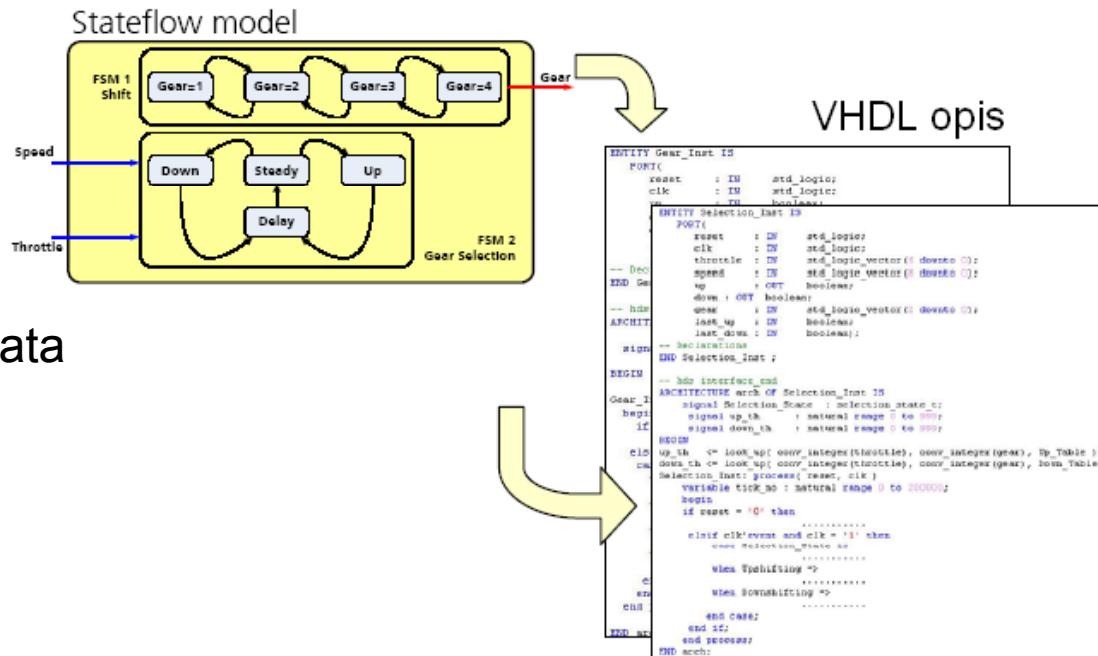


# Primjer dizajna automobila

## Implementacija i verifikacija

### Implementacija

- Prevođenje Stateflow modela u VHDL kod.
- Prevođenje može biti izvršeno korištenjem alata (ograničeno) ili ručno.
- VHDL kod može biti verificiran korištenjem Model Technologie's ModelSim programa.



ModelSim verifikacija



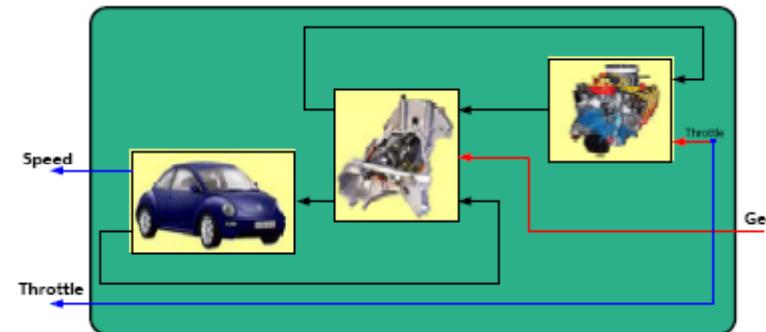
49/61

# Primjer dizajna automobila

## Implementacija i verifikacija

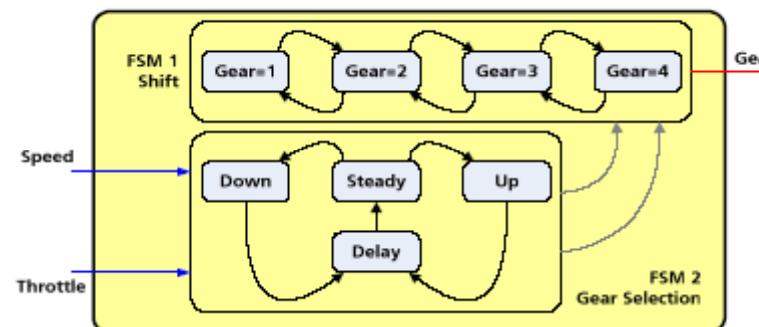
### Kosimulacija

- Omogućuje korištenje specijaliziranih simulatora
- Vremenski kontinuirani model može biti simuliran sa Simulinkom.
- VHDL opis se simulira sa ModelSim.
- Moguće je razviti dvosmjerni link između Simulink-a and ModelSim-a.



MATLAB  
& SIMULINK

ModelSim coupler



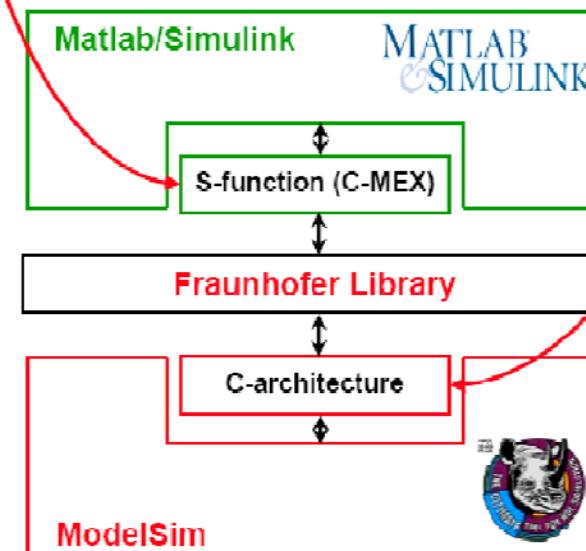
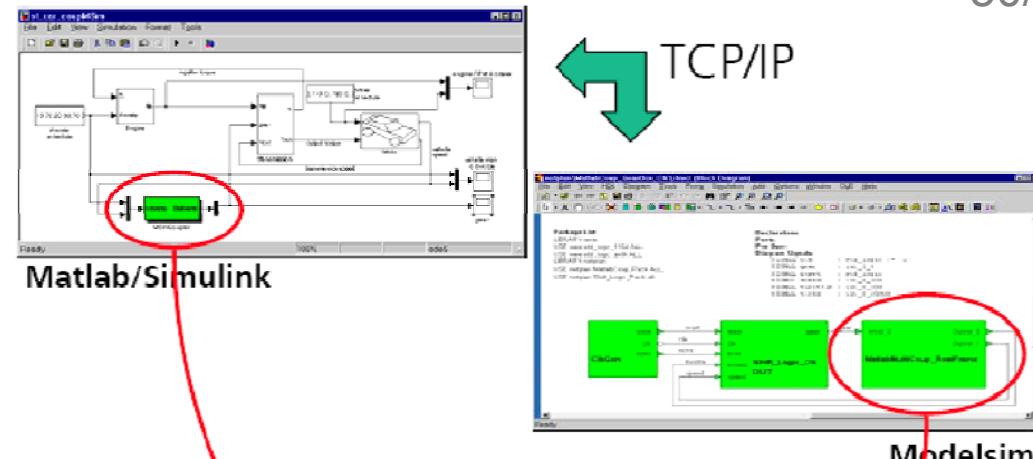


# Primjer dizajna automobila

## Implementacija i verifikacija

### Uparivanje Simulinka i ModelSim-a

- Primjer razvijen na Fraunhofer institutu.
- Proširenje Matlab/Simulink i ModelSim programa sa dodatnim sučeljskim blokom.
- Komunikacija preko TCP/IP kontakata.
- Sinhronizacija preko jednakih prostorno raspoređenih tačaka uzorkovanja ili događaja.
- Slobodan izbor frekvencije uzorkovanja.
- Podrška solverima fiksnog i promjenjivog koraka.



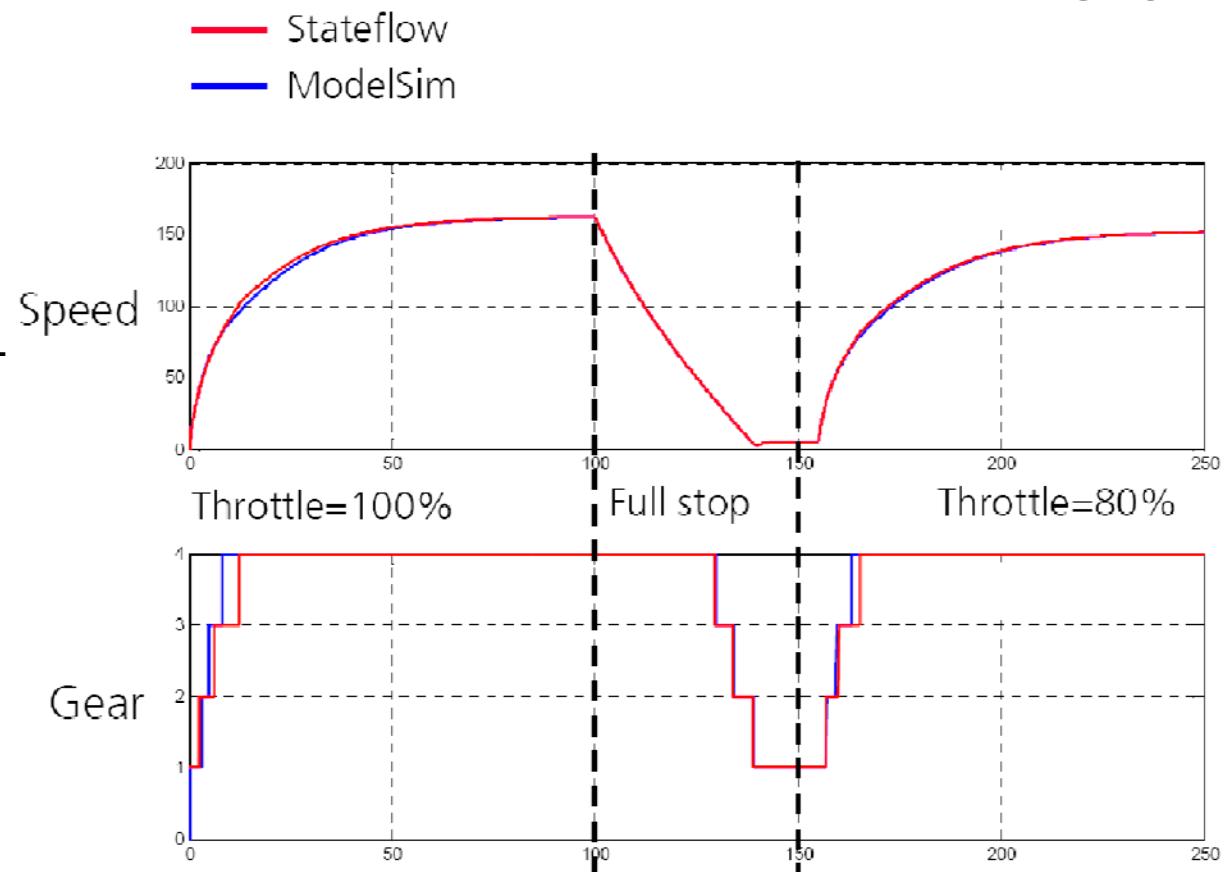


# Primjer dizajna automobila

## Implementacija i verifikacija

### Rezultati kosimulacije

- Male razlike u rezultatima zbog interpolacije signala pritiska na papučicu gasa (throttle) unutar Stateflow-a (Matlab), pri čemu VHDL implementacija koristi fiksiranu look-up tabelu.
- Stateflow model ima veću tačnost (precizniji je).
- Zbog male veličine CPLD-a, veličina lookup tabele je minimizirana.



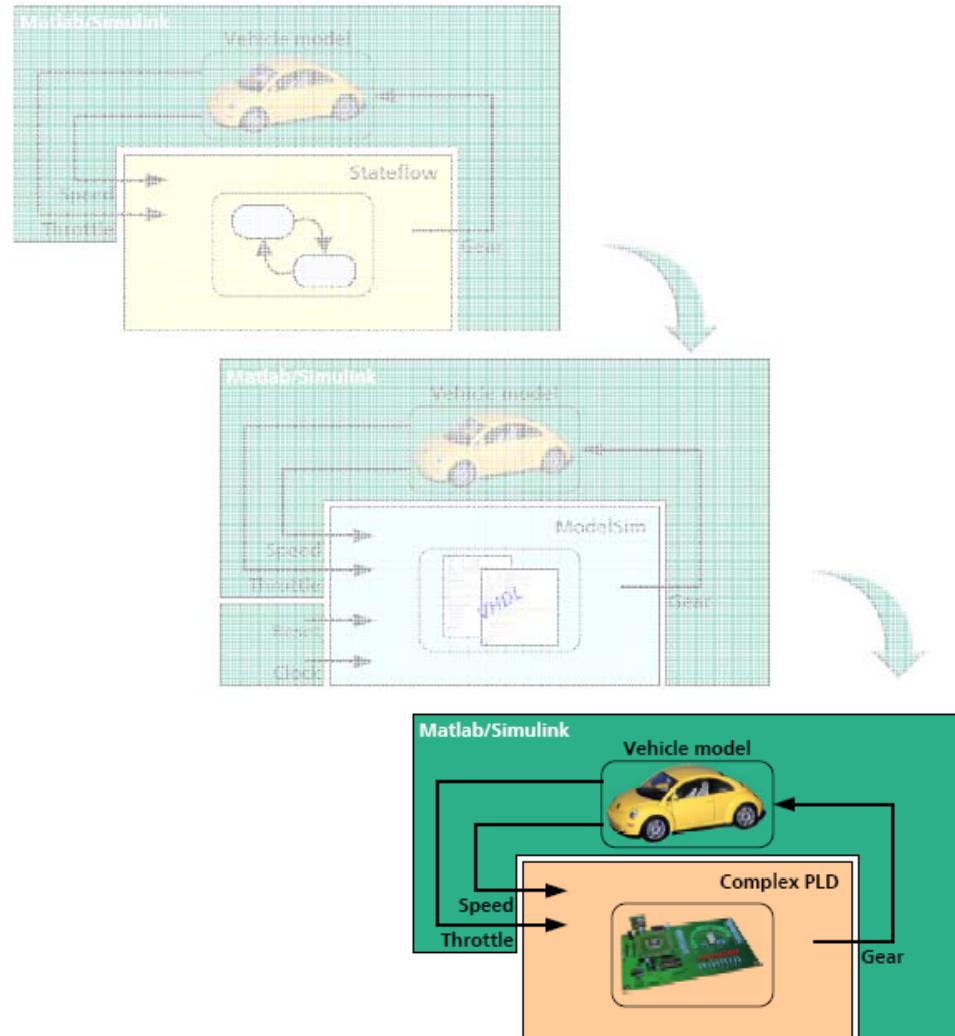


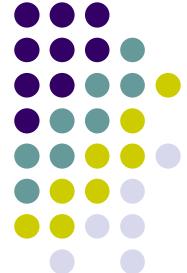
# Primjer dizajna automobila

## Razvoj prototipa

Bitne funkcije ove faze su:

- Preslikavanje funkcija dizajna na željenu hardversku platformu.
- Verifikacija korištenjem hardvera u simulacijskoj petlji (HIL – hardware in the loop).





53/61

# Primjer dizajna automobila

## Razvoj prototipa

### Preslikavanje na hardver

- Koristi ranije razvijeni VHDL kod za mjenjačku kutiju (prikazanu sa FSM-ovima).
- Dodani extra moduli za
  - Simulink sučelje,
  - Vizualizaciju (LED diode).
- Sintetiziranje VHDL za PLD (Programmable Logic Device) uređaje.
- Učitavanje koda u hardver.

### Moduli za mjenjač

```
ENTITY Gear_Shift IS
PORT(
    select : IN  STD::UNSIGNED(3 DOWNTO 0);
    up : OUT STD::UNSIGNED(1 DOWNTO 0);
    down : OUT STD::UNSIGNED(1 DOWNTO 0);
    gear : OUT STD::UNSIGNED(2 DOWNTO 0);
    aux1 : OUT STD::UNSIGNED(1 DOWNTO 0);
    aux2 : OUT STD::UNSIGNED(1 DOWNTO 0)
);
END Gear_Shift;

ARCHITECTURE work OF Gear_Shift IS
begin
    process(select)
        variable up_val : STD::UNSIGNED(1 DOWNTO 0);
        variable down_val : STD::UNSIGNED(1 DOWNTO 0);
        variable gear_val : STD::UNSIGNED(2 DOWNTO 0);
        variable aux1_val : STD::UNSIGNED(1 DOWNTO 0);
        variable aux2_val : STD::UNSIGNED(1 DOWNTO 0);
    begin
        up_val := 0;
        down_val := 0;
        gear_val := 0;
        aux1_val := 0;
        aux2_val := 0;
        if select = "0000" then
            up_val := 1;
            down_val := 0;
            gear_val := 0;
            aux1_val := 1;
            aux2_val := 0;
        elsif select = "0001" then
            up_val := 0;
            down_val := 1;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 1;
        elsif select = "0010" then
            up_val := 0;
            down_val := 0;
            gear_val := 1;
            aux1_val := 1;
            aux2_val := 0;
        elsif select = "0011" then
            up_val := 0;
            down_val := 0;
            gear_val := 1;
            aux1_val := 0;
            aux2_val := 1;
        elsif select = "0100" then
            up_val := 1;
            down_val := 0;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        elsif select = "0101" then
            up_val := 0;
            down_val := 1;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        elsif select = "0110" then
            up_val := 0;
            down_val := 0;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        elsif select = "0111" then
            up_val := 0;
            down_val := 0;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        elsif select = "1000" then
            up_val := 0;
            down_val := 0;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        else
            up_val := 0;
            down_val := 0;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        end if;
        up <= up_val;
        down <= down_val;
        gear <= gear_val;
        aux1 <= aux1_val;
        aux2 <= aux2_val;
        report "Selection state is: " & integer'image(select) & " Up is: " & integer'image(up) & " Down is: " & integer'image(down) & " Gear is: " & integer'image(gear) & " Aux1 is: " & integer'image(aux1) & " Aux2 is: " & integer'image(aux2);
        wait on select;
    end process;
END;
```

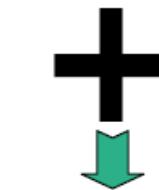
FSM 1

FSM 2

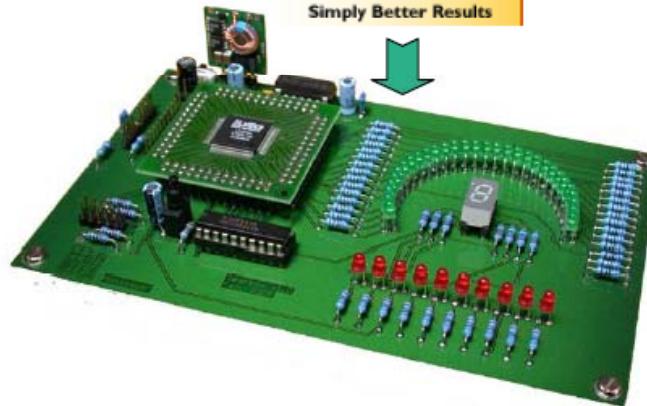
### Dodatajni moduli

```
ENTITY Selection_If IS
PORT(
    select : IN  STD::UNSIGNED(3 DOWNTO 0);
    up : OUT STD::UNSIGNED(1 DOWNTO 0);
    down : OUT STD::UNSIGNED(1 DOWNTO 0);
    gear : OUT STD::UNSIGNED(2 DOWNTO 0);
    aux1 : OUT STD::UNSIGNED(1 DOWNTO 0);
    aux2 : OUT STD::UNSIGNED(1 DOWNTO 0)
);
END Selection_If;

ARCHITECTURE work OF Selection_If IS
begin
    process(select)
        variable up_val : STD::UNSIGNED(1 DOWNTO 0);
        variable down_val : STD::UNSIGNED(1 DOWNTO 0);
        variable gear_val : STD::UNSIGNED(2 DOWNTO 0);
        variable aux1_val : STD::UNSIGNED(1 DOWNTO 0);
        variable aux2_val : STD::UNSIGNED(1 DOWNTO 0);
    begin
        up_val := 0;
        down_val := 0;
        gear_val := 0;
        aux1_val := 0;
        aux2_val := 0;
        if select = "0000" then
            up_val := 1;
            down_val := 0;
            gear_val := 0;
            aux1_val := 1;
            aux2_val := 0;
        elsif select = "0001" then
            up_val := 0;
            down_val := 1;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 1;
        elsif select = "0010" then
            up_val := 0;
            down_val := 0;
            gear_val := 1;
            aux1_val := 1;
            aux2_val := 0;
        elsif select = "0011" then
            up_val := 0;
            down_val := 0;
            gear_val := 1;
            aux1_val := 0;
            aux2_val := 1;
        elsif select = "0100" then
            up_val := 1;
            down_val := 0;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        elsif select = "0101" then
            up_val := 0;
            down_val := 1;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        elsif select = "0110" then
            up_val := 0;
            down_val := 0;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        elsif select = "0111" then
            up_val := 0;
            down_val := 0;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        elsif select = "1000" then
            up_val := 0;
            down_val := 0;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        else
            up_val := 0;
            down_val := 0;
            gear_val := 0;
            aux1_val := 0;
            aux2_val := 0;
        end if;
        up <= up_val;
        down <= down_val;
        gear <= gear_val;
        aux1 <= aux1_val;
        aux2 <= aux2_val;
        report "Selection state is: " & integer'image(select) & " Up is: " & integer'image(up) & " Down is: " & integer'image(down) & " Gear is: " & integer'image(gear) & " Aux1 is: " & integer'image(aux1) & " Aux2 is: " & integer'image(aux2);
        wait on select;
    end process;
END;
```

**Simulink IF****Visualize****Sinteza**

**Synplicity**  
Simply Better Results



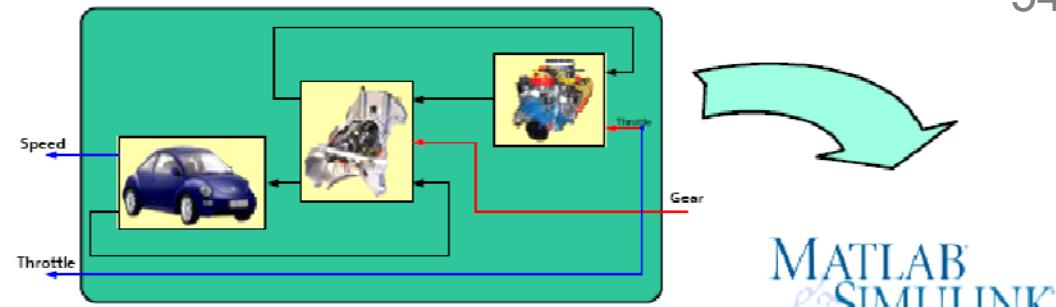


# Primjer dizajna automobila

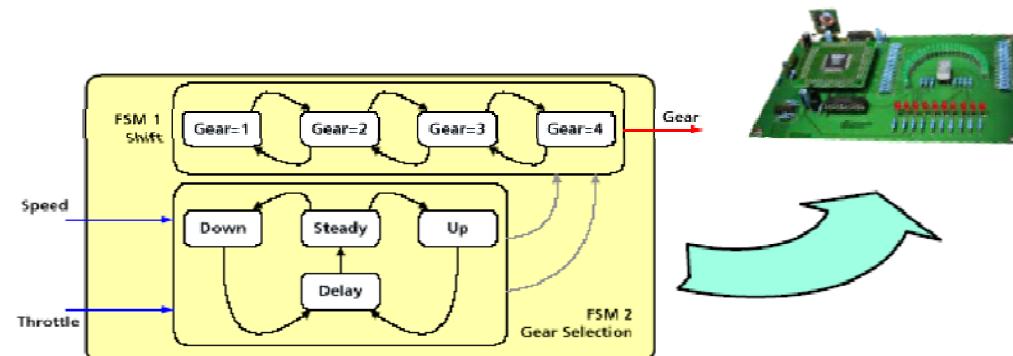
## Razvoj prototipa

### HIL

- Omogućuje integraciju realnog hardvera unutar simulacije.
- Vremenski kontinuiran model vozila može se simulirati sa Simulinkom.
- VHDL opis FSM-a se sintetizira za zahtijevanu hardversku platformu.
- Fraunhofer institut je razvio dvosmjerni link između Simulinka i korištenog hardvera.



Link za hardver



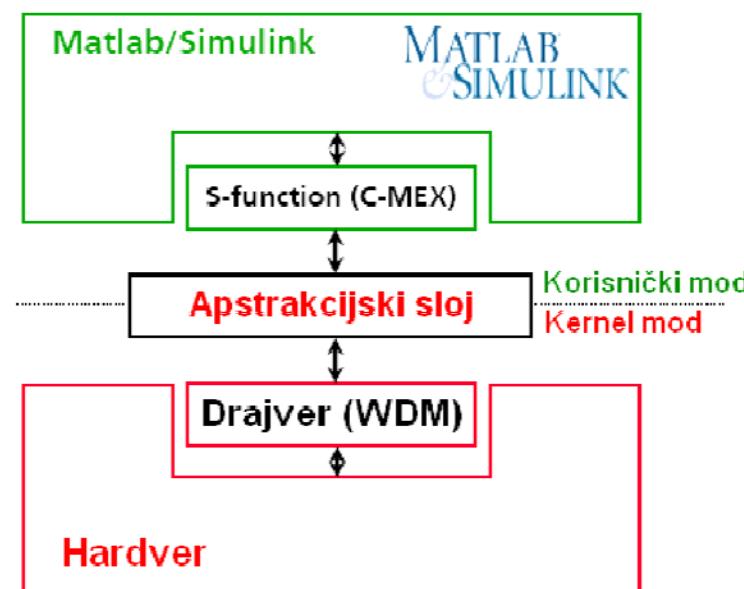
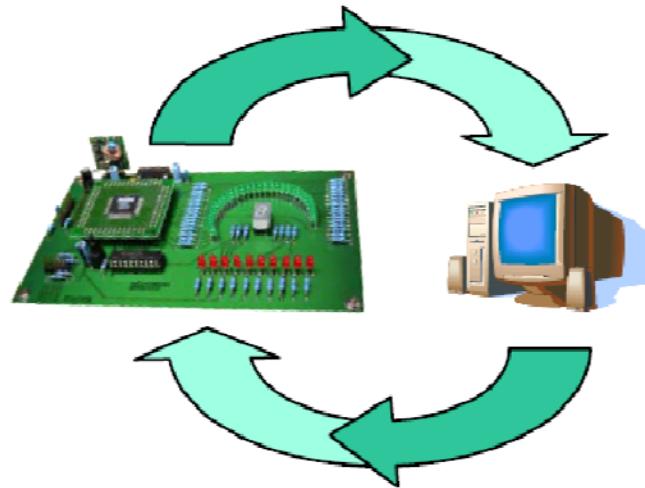


# Primjer dizajna automobila

## Razvoj prototipa

### Link za Hardver

- Matlab/Simulink je proširen sa blokom (S-function) koji omogućuje pristup vanjskom hardveru.
- Drajver (WDM) implementira stvarni pristup hardveru i real-time ponašanje.
- Interakcije se odvija preko apstrakcijskog sloja (API).



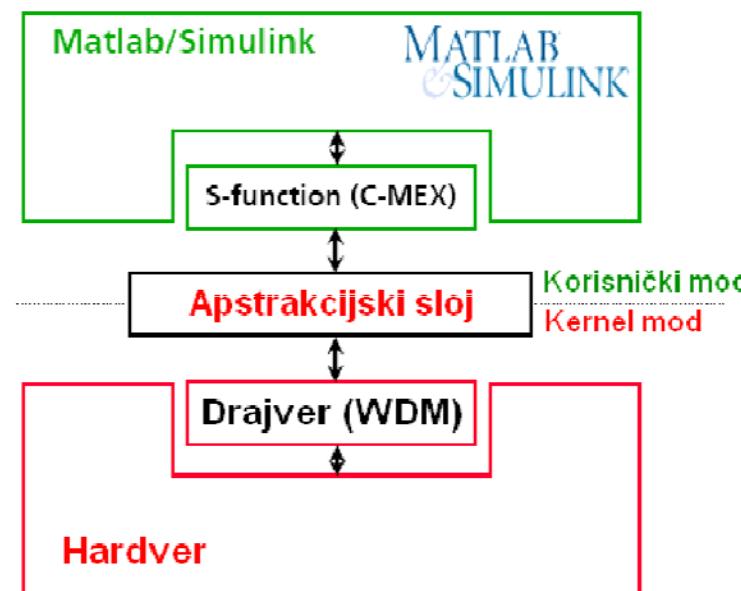
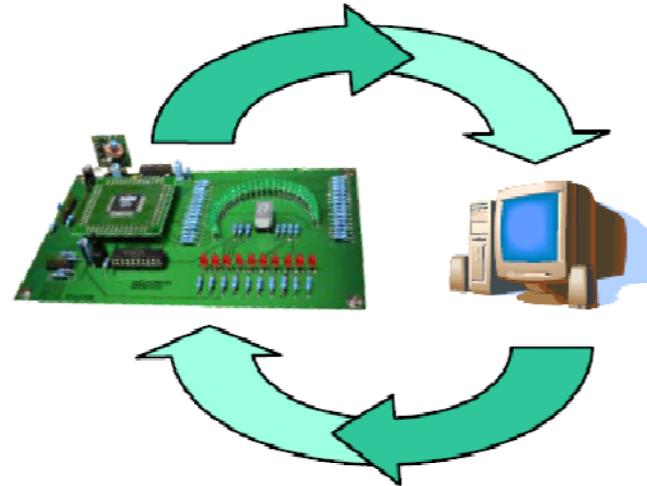


# Primjer dizajna automobila

## Razvoj prototipa

### Karakteristike

- Frekvencija uzorkovanja na hardveru se može slobodno podešavati.
- Minimalno hardversko vrijeme uzorkovanja je 10 ms (Windows OS ograničenja).
- Interni Simulink model može se pokretati i sa manjim vremenima uzorkovanja.
- Raspoloživo više hardverskih sučelja:
  - SPI (Synchronous Peripheral Interface)
  - Paralelni port, RS-232 (Bluetooth).
  - Niski troškovi.





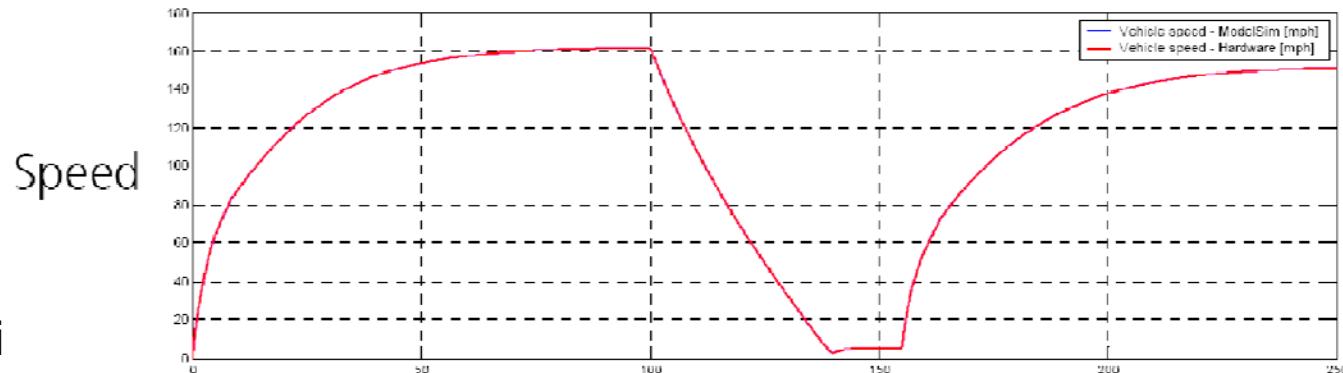
57/61

# Primjer dizajna automobila

## Razvoj prototipa

— ModelSim  
— Real hardware

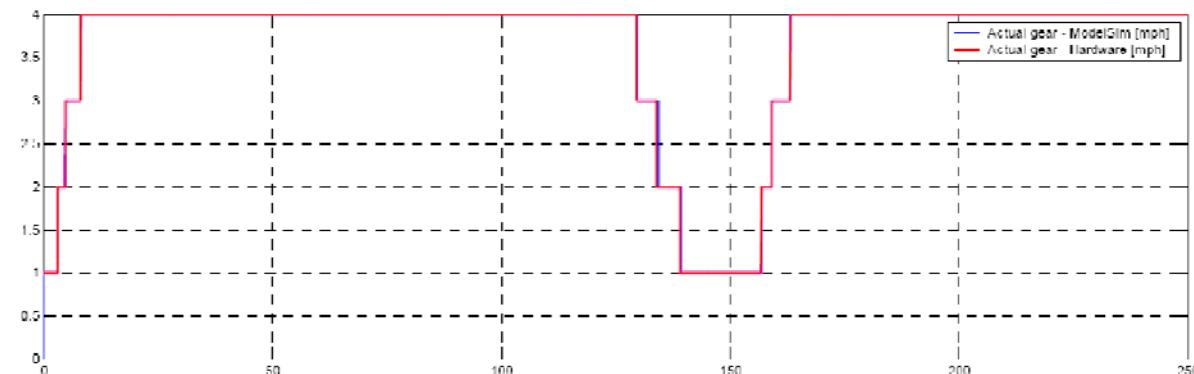
Speed



## Rezultati

- Identični rezultati sa ModelSim-om i realnim hardverom.

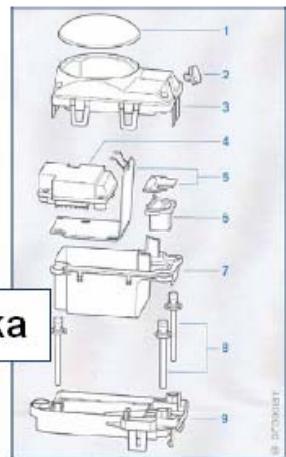
Gear





## 2.4. Dizajn ECU za upravljanje vozilom

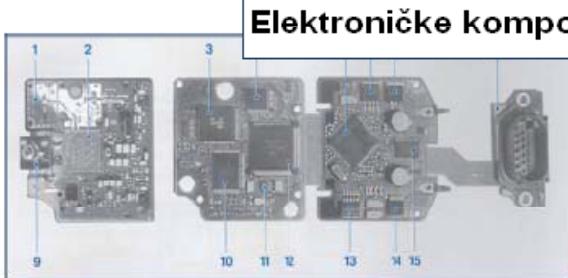
### Primjer: Adaptivno upravljanje vozilom (ACC) Senzorska i upravljačka jedinica ECU



Mehanika

MOV R0,A  
MOV R0,B  
Stm program  
Load program  
MOV A,R0  
MOV R0,A  
MOV R0,B  
MOV R0,A  
MOV R0,B  
LCALL R0,  
Load contents of register R0 into accumulator A.  
Load the contents of register R0 into port A.  
Move the contents of A one place to the left.  
e.g. 0000 0000, becomes 0000 0001.  
Load contents of accumulable A into register R0.  
Move the contents of R0 into the address R0.  
  
MOV R0,A  
MOV R0,B  
LCALL R0,  
Load contents of register R0 into accumulator A.  
Load the contents of register R0 into port A.  
Move the contents of A one place to the right.  
e.g. 1000 0000, becomes 0000 1000.  
Load contents of accumulable A into register R0.  
Move the contents of R0 into the address R0.  
  
MOV R0,A  
MOV R0,B  
LCALL R0,  
Load contents of register R0 into accumulator A.  
Load the contents of register R0 into port A.  
Move the contents of A one place to the left.  
e.g. 1000 0000, becomes 0000 0001.  
Load contents of accumulable A into register R0.  
Move the contents of R0 into the address R0.  
  
MOV R0,A  
MOV R0,B  
LCALL R0,  
Load contents of register R0 into accumulator A.  
Load the contents of register R0 into port A.  
Move the contents of A one place to the right.  
e.g. 1000 0000, becomes 0000 1000.  
Load contents of accumulable A into register R0.  
Move the contents of R0 into the address R0.

Softver

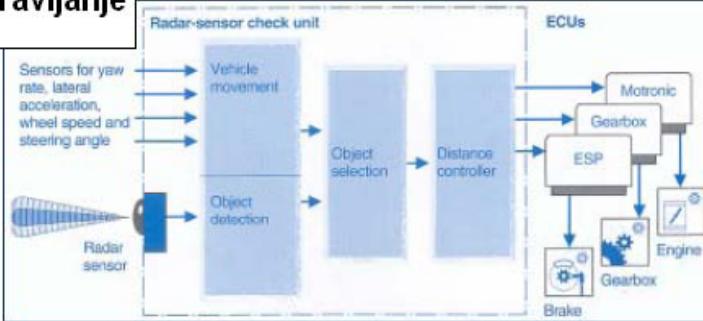


Elektroničke komponente



HIL simulacija i testiranje

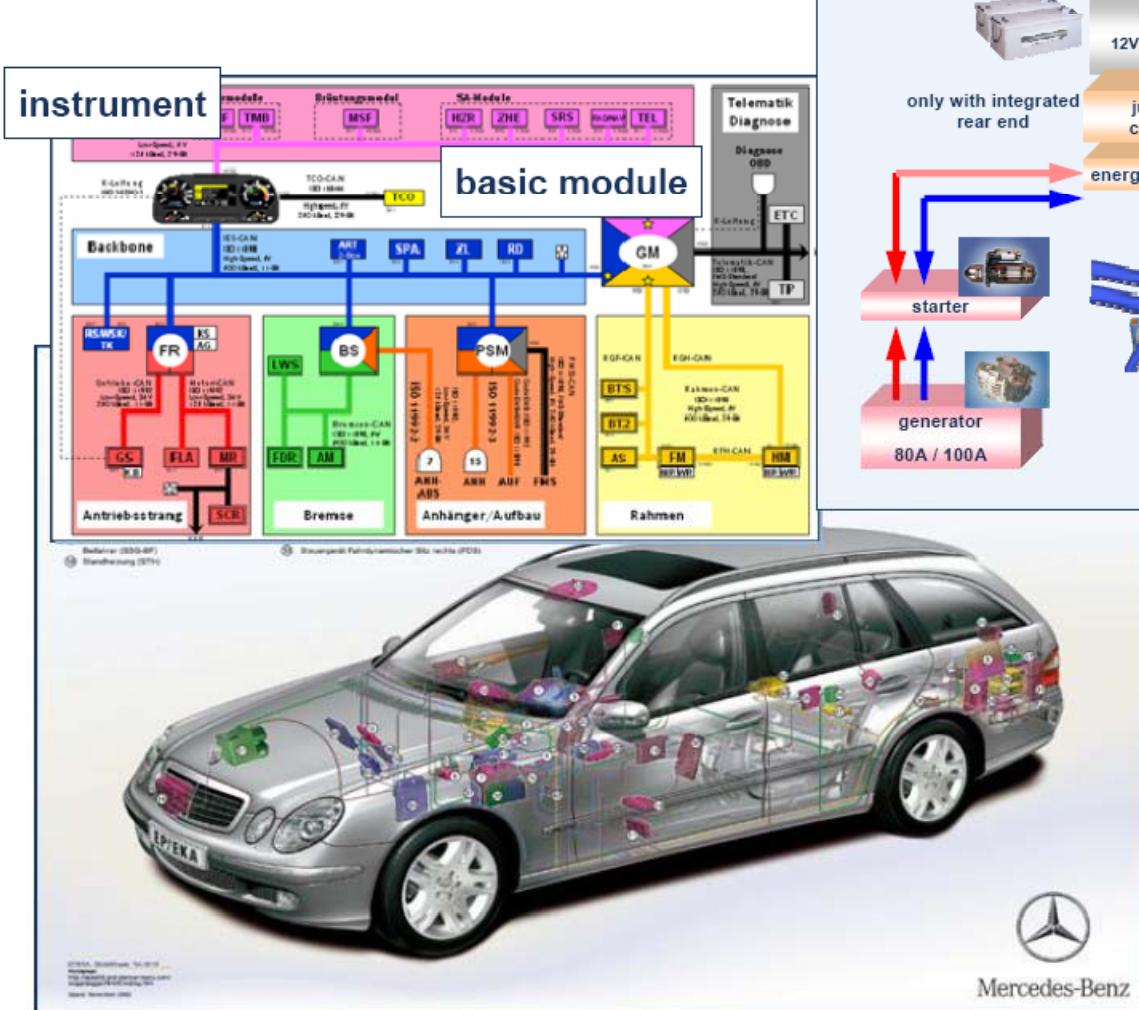
Upravljanje



Testiranje / dijagnoza



59/61

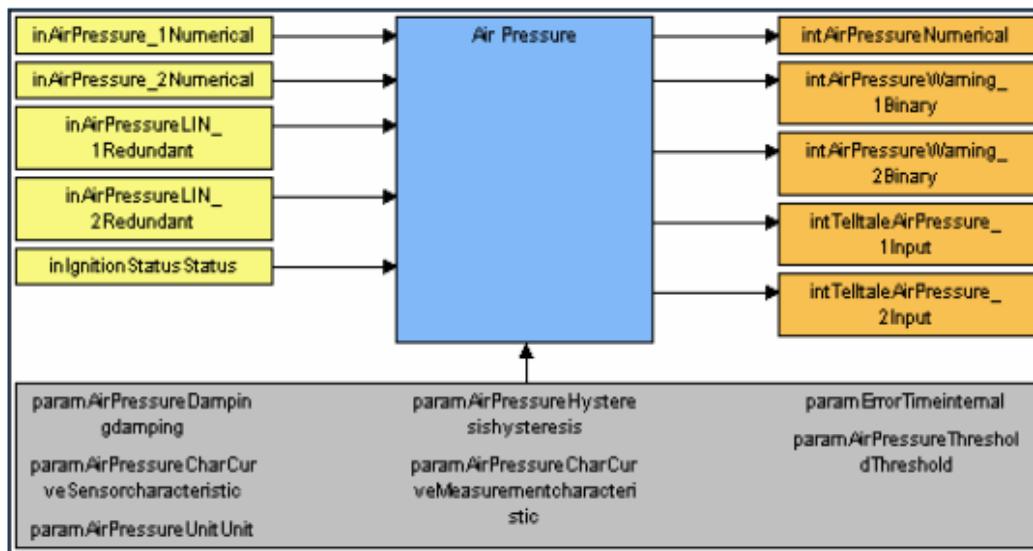


Karakteristike i funkcionalnost vozila su fizički predstavljene sa preko 50 ECU-a (Electronic Control Unit), senzora i aktuatora

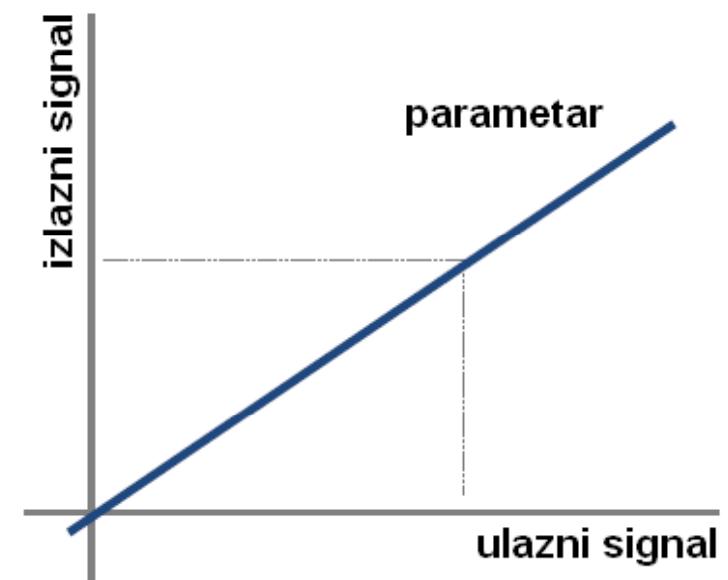
# Signali i parametri ECU-ova

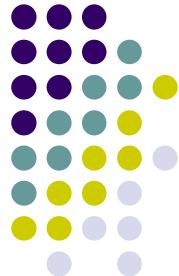
Signali opisuju vremenski promjenjivu komunikaciju ulaza i izlaza ECU-a, statičke parametre ECU-a i karakteristike vozila.

Primjer: indikacija pritiska zraka



Primjer: indikacija pritiska zraka

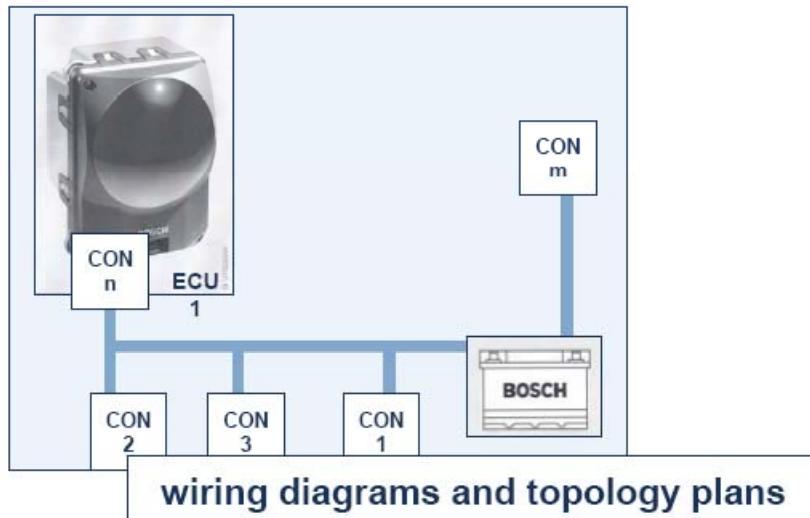




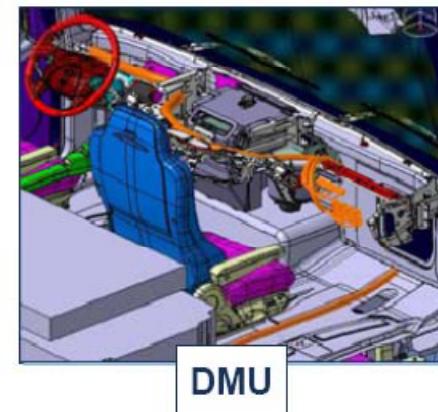
61/61

# Električke komponente u automobilu

Example: Adaptive Cruise Control Sensor and Control Unit ECU in network



(connector) mechanics



wiring harness