

II kolokvij iz predmeta “Uvod u računarsku tehniku”

1. Projektirajte kombinatorni sklop koji obavlja operaciju $C = (A + 1) \cdot B$ pri čemu su ulazni podaci A i B dvobitni binarni brojevi, $A = (a_1; a_0)_2$ i $B = (b_1; b_0)_2$. Izlaz C treba imati minimalan broj bita koji je dovoljan da se predstave svi rezultati. Za realizaciju koristite isključivo NAND logička kola. Ukoliko svako NAND logičko kolo unosi kašnjenje od $\Delta t = 10 \text{ ns}$, koliko vremena treba proteći od trenutka dovođenja brojeva A i B do trenutka kada je izlaz C sigurno tačan? (5 poena)
2. Objasnite kako se puni sumator može iskoristiti za oduzimanje višebitnih brojeva koristeći prikaz negativnih brojeva kao kod drugog komplementa. (1.5 poen)
3. Objasnite šta je multiplekser i nacrtajte unutrašnju strukturu multipleksera 4/1. (1.5 poen)
4. Koliko je ulaza u AND logička kola neophodno ukoliko se dekodler 7/128 realizira neposredno, a koliko ukoliko se on realizira razbijanjem na jedan dekodler 4/16 i jedan dekodler 3/8 korištenjem strategije “podijeli i osvoji”? (1.5 poen)
5. Nacrtajte strukturu ROM memorije (bazirane na dekoderu) kapaciteta 4×8 bita u kojoj su na adrese 0, 1, 2 i 3 smješteni respektivno podaci 137, 49, 37 i 221. (2 poena)
6. Nacrtajte strukturu PLA komponente koja ima 3 ulaza, 4 izlaza i 4 AND logičkog kola, a zatim na slici označite kako se može postići da ta PLA komponenta realizira skup logičkih funkcija $Y = ABC \vee \overline{A}\overline{B} \vee \overline{B}\overline{C}$ i $Z = AB \vee \overline{B}\overline{C}$. (2 poena)
7. Koliko različitih operacija može izvoditi aritmetičko-logička jedinica koja posjeduje 15 ulaza, čiji su operandi 4-bitni brojevi, i koja podržava ulazni prenos? (1.5 poen)
8. Realizirajte logičku funkciju $Y = AB \vee BC \vee CD \vee AD$ uz pomoć multipleksera 4/1 i dodatnih logičkih kola. Za adresne promjenljive uzmite A i C. (3 poena)

Kolokvij su zadovoljili studenti koji skupe 9 ili više poena (od max. 18 poena).