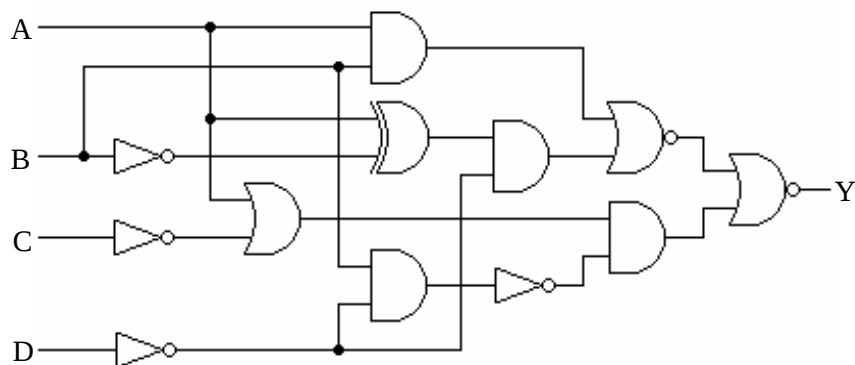


KOLEKCIJA ODABRANIH ISPITNIH PITANJA I ZADATAKA IZ PREDMETA “UVOD U RAČUNARSKU TEHNIKU”

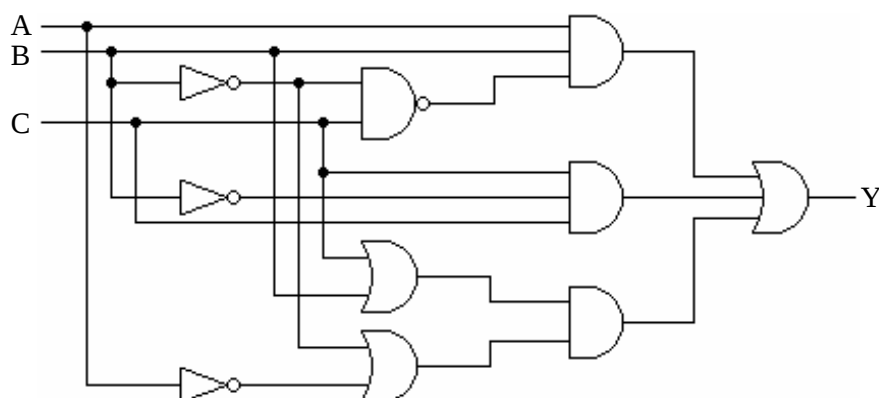
- Ukratko objasnite razlike između analognih i digitalnih veličina, kao i načine pretvaranja informacija iz analognog u digitalni oblik i obrnuto.
- Objasnite šta su to diskretizacija, digitalizacija i interpolacija, i šta tvrdi Shannon-Nyquistov teorem o uzorkovanju.
- Opišite ukratko Von Neumannov model arhitekture digitalnog računara.
- Nacrtajte i ukratko opišite blok strukturu centralne jedinice savremenih digitalnih računara. Istaknite po čemu se ova struktura razlikuje od one koju predviđa osnovni Von Neumannov model digitalnih računara.
- Navedite koja je uloga memorije, a koja procesora u kompjuterskim sistemima.
- Objasnite ukratko sličnosti i razlike između internih i eksternih memorija. Također navedite kako se dijele interne memorije, i ukratko opišite osnovne karakteristike svake od njih.
- Objasnite kakva je razlika između ROM-a, PROM-a, EPROM-a i EEPROM-a.
- Opišite osobine EEPROM memorija i navedite prednosti i nedostatke njihovog korištenja u savremenim digitalnim računarima u odnosu na druge vrste memorija ROM tipa.
- Dva međusobno povezana računara razmjenjuju podatke brzinom od 56 kilobita u sekundi (pri čemu je 1 kilobit = 1024 bita).
 - a) Pri ovoj brzini prenosa, koliko minuta je potrebno da se izvrši prenos sadržaja diskete sa jednog računara na drugi, uz pretpostavku da je disketa puna?
 - b) Koliko megabajta podataka se može prenijeti za sat vremena pri ovoj brzini prenosa?
- Znajući da jedan kompakt disk ima kapacitet od 650 MB, a da na njega može stati 74 minute zvučnog zapisa, izračunajte:
 - a) Koliko kilobajta troši jedna sekunda zvučnog zapisa na kompakt disku?
 - b) Koliko bi se maksimalno sekundi takve vrste zvučnog zapisa moglo pohraniti na jednu disketu?
 - c) Koliko je vremena potrebno za prenos 10 minuta tako zapisanog tonskog zapisa sa jednog računara na drugi uz pretpostavku da su računari povezani modemsom vezom u kojoj je brzina prenosa podataka 56 kilobita u sekundi (1 kilobit = 1024 bita)?
- Na hard disku nekog računara nalazi se pohranjen određen broj slika formata 800×600 tačaka u rasterskom zapisu sa True Color sistemom zapisa boja (24 bita po tački). Slike nisu kompresovane ni na kakav način. Odrediti koliko se ovakvih slika može prenijeti za 30 minuta sa jednog računara na drugi uz pretpostavku da su računari povezani modemsom vezom u kojoj je brzina prenosa 56 kilobita u sekundi.
- Pretvorite brojeve 14C i F2 iz heksadekadnog brojnog sistema (baza 16) u dekadni brojni sistem, kao i broj 175 iz dekadnog brojnog sistema u heksadekadni brojni sistem.
- Pretvorite brojeve 36 i 29 u binarni brojni sistem, pomnožite ih u binarnom brojnom sistemu, pretvorite tako dobijeni broj nazad u dekadni brojni sistem, i pokažite da se dobija korektan rezultat. Također, pretvorite brojeve 36, 29 i rezultat množenja u heksadekadni brojni sistem.

- Objasnite u najkraćim crtama tri osnovna načina za pamćenje realnih brojeva u računarskoj memoriji. Posebno ukažite na prednosti i mane svakog od navedenih načina.
- Opišite metod fiksnog zareza za pamćenje realnih brojeva u računarskoj memoriji, i navedite barem tri primjera zapisa pomoću ovog metoda uz pretpostavku da je broj decimala fiksiran na 3.
- Objasnite način zapisa realnih brojeva u računarskoj memoriji metodom "pokretni zarez" (engl. "floating point") i navedite koje su prednosti i mane ovog zapisa u odnosu na ostale metode. Ilustrirajte primjerom.
- Pri zapisu realnih brojeva u računarskoj memoriji pomoću tehnike pokretnog zareza, svaki realan broj $x \neq 0$ jednoznačno se zapisuje u obliku $x = \pm m \cdot 2^e$, gdje je e cijeli broj (tzv. *eksponent*), a m realan broj (tzv. *mantisa*) u opsegu $1/2 \leq m < 1$. Odredite eksponent i mantisu za brojeve $x = 18$ i $x = 0.1$.
- Objasnite ukratko razlike između ASCII i UNICODE načina zapisa znakovnih podataka.
- Izračunajte koliko se znakova u UNICODE standardu (UCS-2) može zapisati na jednu disketu.
- Program "Microsoft Word 97" za pamćenje znakova u memoriji koristi UNICODE standard (UCS-2). Ukoliko znamo da "Microsoft Word 97" za pamćenje raznih sistemskih informacija (poput širine margina, veličine stranice itd.) koristi fiksni prostor od 19.5 kilobajta memorije (neovisno od količine ukucanog teksta), i ukoliko pretpostavimo da jedna stranica gusto kucanog teksta ima u prosjeku 2500 znakova, izračunati koliko (u prosjeku) stranica čistog teksta pisanog u programu "Microsoft Word 97" može stati na jednu disketu.
- Opišite ukratko u čemu je osnovna razlika između rasterskog i vektorskog načina zapisa slika u računarskoj memoriji. Posebno istaknite prednosti i mane svakog od načina.
- Odredite koliko se slika formata 1280×1024 piksela sa 256 boja zapisanih u rasterskom zapisu može pohraniti na jedan kompakt disk kapaciteta 650 MB, uz pretpostavku da se ne koristi nikakav metod kompresije.
- Na nekom kompakt disku pohranjen je izvjesan broj digitaliziranih slika od kojih je svaka formata 1024×768 tačaka, pri čemu se za pamćenje informacije o boji svake tačke koristi 16 bita po tački.
 - a) Koliko maksimalno boja mogu sadržavati ovakve slike?
 - b) Koliko ovakvih slika može stati na kompakt disk kapaciteta 650 MB ukoliko slike nisu kompresovane ni na kakav način?
 - c) Koliki bi trebao biti faktor kompresije (tj. odnos nekompresovane i kompresovane veličine) svake slike da bi na isti kompakt disk stalo 1500 slika?
- U radnu memoriju nekog računara pohranjen je određeni broj slika formata 512×256 piksela, pri čemu svaki od piksela može imati jednu od 16 mogućih boja.
 - a) Koliko je ovakvih slika moguće snimiti na jednu disketu?
 - b) Koliko se ovakvih slika može prenijeti za sat vremena sa jednog računara na drugi uz pretpostavku da su računari povezani modemsom vezom u kojoj je brzina prenosa podataka 56 kilobita u sekundi (1 kilobit = 1024 bita)?
- Odredite koliko se slika formata 800×600 tačaka zapisanih u rasterskom zapisu može pohraniti na jedan kompakt disk kapaciteta 650 MB ukoliko slike sadrže:
 - a) samo dvije boje
 - b) 16 boja
 - c) 256 boja

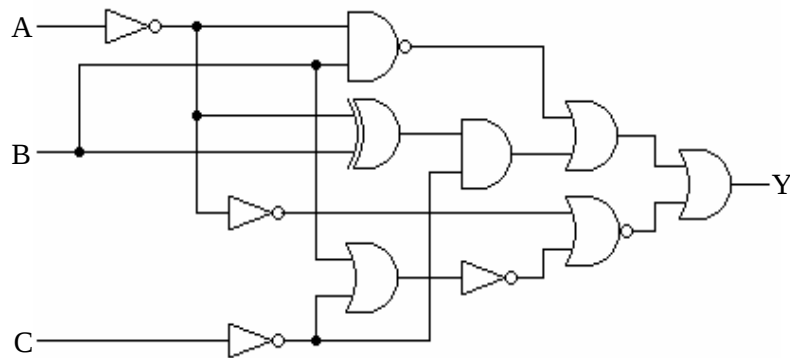
- Prvi modeli digitalnih aparata koristili su diskete kao medij za memoriranje fotografija.
 - a) Ukoliko je poznato da neki digitalni fotoaparat može da pohrani 25 fotografija na jednu disketu, koliko kilobajta ovaj fotoaparat troši za pamćenje jedne fotografije?
 - b) Ukoliko je svaka fotografija formata 640×256 piksela i ukoliko se za memoriranje informacija o boji koristi 16 bita po pikselu, koliki se faktor kompresije koristi pri pamćenju ovih fotografija?
- Današnji digitalni foto aparati obično koriste Flash kartice (EEPROM-e) kao medij za memoriranje fotografija. Ukoliko neki digitalni fotoaparat koristi Flash karticu kapaciteta 256 MB, ukoliko su fotografije formata 1536×1024 piksela, ukoliko se za memoriranje informacija o boji koriste 24 bita po pikselu, i ukoliko se slike pamte u kompresovanom rasterskom zapisu sa faktorom kompresije 10, odrediti koliko se ukupno fotografija može pohraniti u takvom fotoaparatu.
- Izračunajte koliko se slika formata 1280×1024 piksela zapisanih u rasterskom zapisu bez kompresije pri čemu se koristi 16 bita po pikselu može prenijeti za 3 sata sa jednog računara na drugi, ukoliko su računari međusobno povezani u lokalnu mrežu pri čemu je brzina prenosa podataka između računara 10 megabita u sekundi.
- Izračunajte koliko je sati potrebno da se prenese 4000 slika formata 1024×768 piksela zapisanih u rasterskom zapisu bez kompresije pri čemu se koristi 16 bita po pikselu, ukoliko su računari međusobno povezani u lokalnu mrežu pri čemu je brzina prenosa podataka između računara 25 megabita u sekundi.
- Pretvorite brojeve 16 i -39 u zapis po 2-komplement kodu na 8 bita. Saberite dobijene binarne brojeve i provjeriti da li se dobija tačan rezultat -23 .
- Koristeći zakone logičke algebre, pronađite što je god moguće jednostavniji digitalni sklop koji obavlja istu logičku funkcionalnost kao i prikazani sklop, i nacrtajte ga.



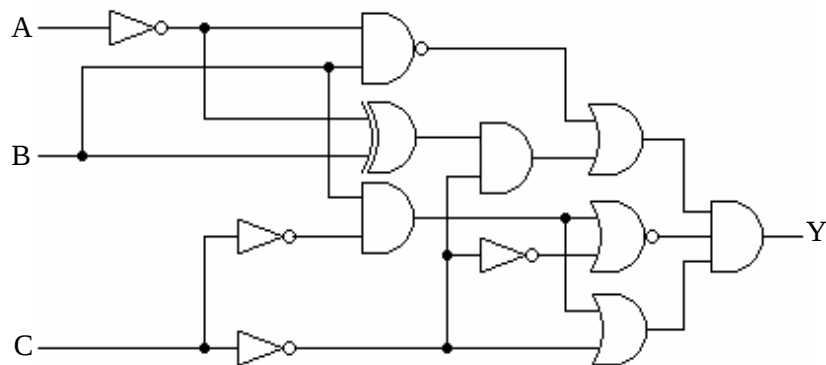
- Koristeći zakone logičke algebre, pronađite što je god moguće jednostavniji digitalni sklop koji obavlja istu logičku funkcionalnost kao i prikazani sklop, i nacrtajte ga.



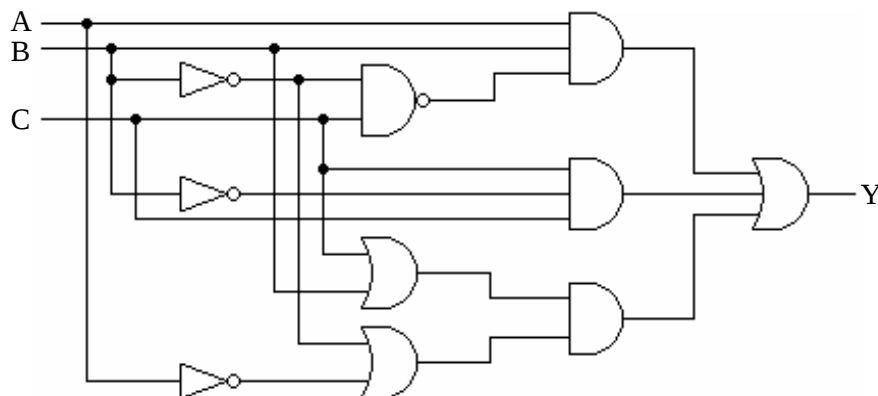
- Koristeći zakone logičke algebre, pronađite što je god moguće jednostavniji digitalni sklop koji obavlja istu logičku funkcionalnost kao i prikazani sklop, i nacrtajte ga.



- Koristeći zakone logičke algebre, pronađite što je god moguće jednostavniji digitalni sklop koji obavlja istu logičku funkcionalnost kao i prikazani sklop, i nacrtajte ga.

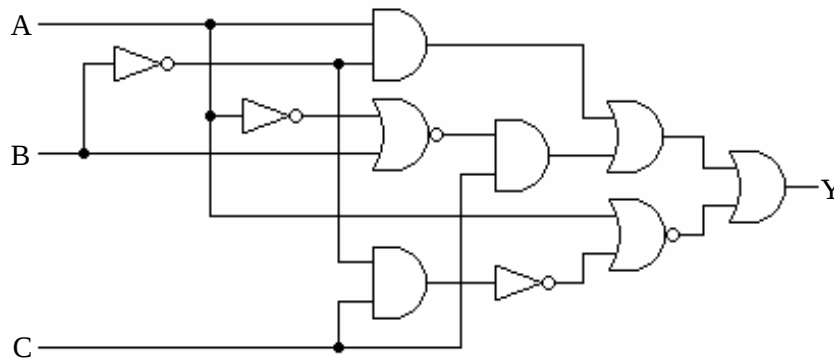


- Data je logička funkcija $Y = B(C \oplus D) \vee CD \vee B(AD \vee \overline{A \vee C})$.
a) Nađite oblik SDNF ove funkcije.
b) Primjenom Quineovog algoritma, nađite oblik MDNF ove funkcije.
- Primjenom Quineovog algoritma, nađite oblik MDNF funkcije $Y = B \overline{A \oplus C} \vee D(A \oplus C)$.
- Primjenom Quineovog algoritma, nađite oblik MDNF funkcije $Y = \overline{\overline{AC} \vee \overline{AB} \vee \overline{BC}}$.
- Dat je logički sklop kao na slijedećoj slici:

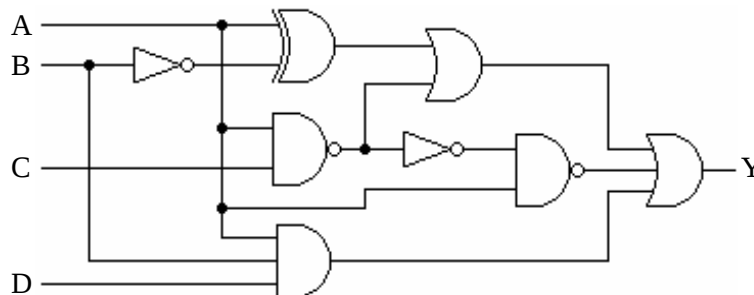


- Odredite koju logičku funkciju realizira sklop.
- Pojednostavite dobijenu funkciju uz pomoć Veitchovih dijagrama.
- Na osnovu pojednostavljene funkcije realizirajte sklop iste funkcionalnosti kao i početni sklop.

- Dat je logički sklop kao na sljedećoj slici:



- Odredite koju logičku funkciju realizira sklop.
 - Pojednostavite dobijenu funkciju pomoću Veitchovih dijagrama.
 - Na osnovu pojednostavljene funkcije realizirajte sklop iste funkcionalnosti kao i početni sklop.
- Dat je logički sklop kao na sljedećoj slici:

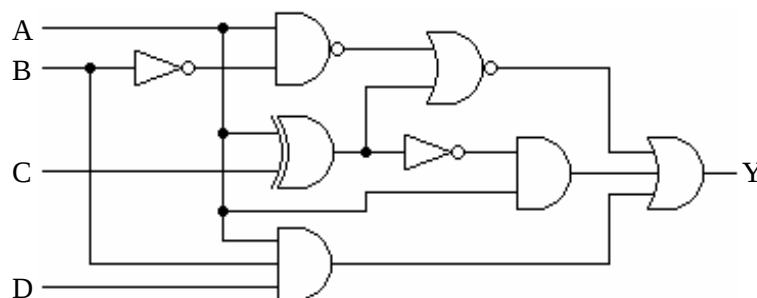


- Odredite koju logičku funkciju realizira sklop.
 - Pojednostavite dobijenu funkciju korištenjem Veitchovih dijagrama.
 - Na osnovu pojednostavljene funkcije realizirajte sklop iste funkcionalnosti kao i početni sklop.
- Data je logička funkcija $Y = \overline{\overline{ABC} \vee D \vee \overline{ACD} \vee B}$.
 - Nađite minimalnu disjunktivnu formu zadane funkcije.
 - Nađite minimalnu konjunktivnu formu zadane funkcije.
 - Realizirajte datu funkciju korištenjem samo NAND logičkih kola.
 - Realizirajte datu funkciju korištenjem samo NOR logičkih kola.
 - Data je logička funkcija $Y = [\overline{B} \vee (A \oplus C)][D \vee \overline{A \oplus C}]$.
 - Predstavite datu funkciju Veitchovim dijagramom.
 - Realizirajte datu funkciju korištenjem samo NAND logičkih kola.
 - Realizirajte datu funkciju korištenjem samo NOR logičkih kola.
 - Data je logička funkcija $Y = \overline{\overline{B(A \oplus C)} \vee D \overline{A \oplus C}}$.
 - Predstavite datu funkciju Veitchovim dijagramom.
 - Realizirajte datu funkciju korištenjem samo NAND logičkih kola.
 - Realizirajte datu funkciju korištenjem samo NOR logičkih kola.

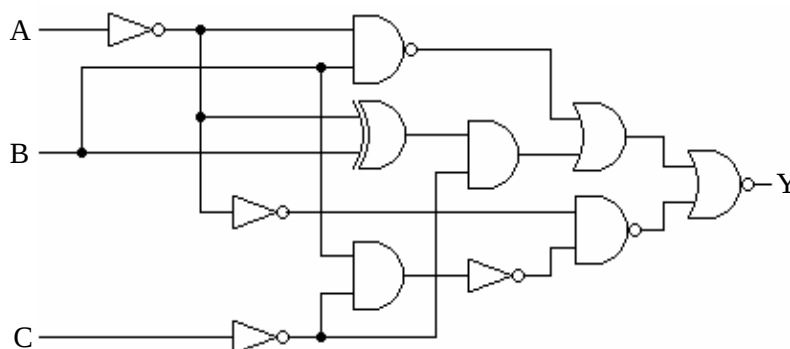
- Data je logička funkcija $Y = AB \vee \overline{AB}(C \oplus D) \vee \overline{ABC} \oplus D$.
 - a) Predstavite datu funkciju Veitchovim dijagramom.
 - b) Odredite oblike MDNF i MKNF date funkcije.
 - c) Realizirati datu funkciju korištenjem samo NAND logičkih kola.
 - d) Realizirati datu funkciju korištenjem samo NOR logičkih kola.

- Data je logička funkcija $Y = \overline{AC} \vee \overline{AC}(B \oplus D) \vee \overline{AC} B \oplus D$.
 - a) Odredite oblik MDNF i MKNF date funkcije.
 - b) Realizirajte datu funkciju korištenjem samo NAND logičkih kola.
 - c) Realizirajte datu funkciju korištenjem samo NOR logičkih kola.

- Dat je logički sklop kao na sljedećoj slici:



- a) Odredite koju logičku funkciju realizira sklop.
 - b) Pojednostavite dobijenu funkciju korištenjem Veitchovih dijagrama.
 - c) Na osnovu pojednostavljene funkcije realizirajte sklop iste funkcionalnosti kao i početni sklop.
 - d) Objasnite po čemu se ipak razlikuju dobijeni i polazni sklop (osim po složenosti), mada obavljaju praktično istu logičku funkciju.
 - e) Ukoliko sva logička kola unose kašnjenje od $\Delta t = 10$ ns, odredite koliko iznosi maksimalno kašnjenje izlaza u odnosu na ulaze za početnu, a koliko za krajnju shemu.
 - f) Objasnite šta su logičke mreže sa rizikom i kako se rizik može izbjeći.
- Dat je logički sklop kao na sljedećoj slici:



- a) Odrediti koju logičku funkciju realizira sklop, a zatim pojednostaviti dobijenu funkciju koliko je god to moguće i realizirati sklop ekvivalentan polaznom sklopu na bazi tako pojednostavljene funkcije. Po potrebi, koristiti Veitchove dijagrame.
- b) Ukoliko sva logička kola osim EXOR kola unose kašnjenje od $\Delta t = 5$ ns, a EXOR kolo kašnjenje od $\Delta t = 10$ ns, odrediti koliko iznosi maksimalno kašnjenje izlaza u odnosu na ulaze za početnu, a koliko za krajnju shemu.

- Projektirajte kombinatorni sklop koji obavlja operaciju $Y = (3X + 2) \bmod 7$ pri čemu je X trobitni binarni broj, a “mod” označava operaciju “ostatak pri dijeljenju sa”. Za realizaciju sklopa koristite a) isključivo NAND logička kola; b) isključivo NOR logička kola.
- Realizirajte kombinatorni sklop koji realizira funkciju $Y = (X^2 + 1) \bmod 7$ gdje operacija “mod” označava “ostatak pri dijeljenju sa”, pri čemu je ulazni podatak X 3-bitni broj. Za realizaciju koristiti AND, OR i NOT logička kola i metode formalnog projektiranja kombinatornih logičkih sklopova.
- Realizirajte kombinatorni sklop koji obavlja funkciju $Y = (X^2 + 5) \bmod 13$ gdje je ulazni podatak $X = (x_2; x_1; x_0)_2$ trobitni broj, a “mod” označava operaciju “ostatak pri dijeljenju sa”. Za realizaciju koristite isključivo NOR logička kola i metode formalnog projektiranja kombinatornih logičkih sklopova.
- Realizirajte kombinatorni sklop koji obavlja operaciju $C = A \cdot (B + 1)$ pri čemu su ulazni podaci A i B dvobitni binarni brojevi, $A = (a_1; a_0)_2$ i $B = (b_1; b_0)_2$. Izlaz C treba imati minimalan broj bita koji je dovoljan da se predstavje svi rezultati. Za realizaciju koristiti AND, OR i NOT logička kola i metode formalnog projektiranja kombinatornih logičkih sklopova.
- Projektirajte kombinatorni sklop koji obavlja operaciju $C = A \cdot B + A + B$ pri čemu su ulazni podaci A i B dvobitni binarni brojevi, $A = (a_1; a_0)_2$ i $B = (b_1; b_0)_2$. Izlaz C treba imati minimalan broj bita koji je dovoljan da se predstavje svi rezultati. Za realizaciju koristite isključivo NAND logička kola. Ukoliko svako NAND logičko kolo unosi kašnjenje od $\Delta t = 10$ ns, koliko vremena treba proteći od trenutka dovođenja brojeva A i B do trenutka kada je izlaz C sigurno tačan?
- Realizirajte kombinatorni sklop sa 4 ulaza a_1, a_0, b_1 i b_0 i 3 izlaza $c_>, c_=$ i $c_<$, koji poredi dva broja $A = (a_1; a_0)_2$ i $B = (b_1; b_0)_2$ od po dva bita. U zavisnosti od rezultata poređenja, na jednom i samo jednom od tri izlaza $c_>, c_=$ i $c_<$ treba da se pojavi jedinica, u ovisnosti da li je $A > B$, $A = B$ ili $A < B$. Za realizaciju koristiti AND, OR i NOT logička kola i metode formalnog projektiranja kombinatornih logičkih sklopova.
- Realizirajte kombinatorni sklop koji obavlja operaciju $C = A + B - 3$ pri čemu su ulazni podaci A i B dvobitni binarni brojevi, $A = (a_1; a_0)_2$ i $B = (b_1; b_0)_2$. Izlaz C treba imati minimalan broj bita koji je dovoljan da se predstavje svi rezultati. U slučaju da je rezultat negativan, treba ga predstaviti kao broj u kodu drugog komplementa. Za realizaciju koristiti AND, OR i NOT logička kola i metode formalnog projektiranja kombinatornih logičkih sklopova.
- Realizirajte kombinatorni sklop sa 4 ulaza a_1, a_0, b_1 i b_0 i 3 izlaza c_2, c_1 i c_0 , koji oduzima dva broja $A = (a_1; a_0)_2$ i $B = (b_1; b_0)_2$ od po dva bita. c_2, c_1 i c_0 su biti rezultata $C = A - B$. Kako rezultat može biti i negativan, rezultat oduzimanja je zapisan u kodu drugog komplementa na 3 bita. Za realizaciju koristiti AND, OR i NOT logička kola i metode formalnog projektiranja kombinatornih logičkih sklopova.
- Realizirajte kombinatorni sklop čiji su ulazni podaci dvobitni binarni brojevi $A = (a_1; a_0)_2$ i $B = (b_1; b_0)_2$ a izlazni podaci $Q = (q_1; q_0)_2$ i $R = (r_1; r_0)_2$ predstavljaju respektivno cijeli dio količnika i ostatak pri dijeljenju A sa B . Pretpostavite da se nikada neće dogoditi da je $B = 0$ (odgovarajuća polja u tabeli istine koja odgovaraju kombinacijama za koje je $B = 0$ označite kao “?” odnosno kao “x”). Za realizaciju koristite AND, OR i NOT logička kola i metode formalnog projektiranja kombinatornih logičkih sklopova.
- Realizirajte kombinatorni sklop koji računa vrijednost funkcije $Z = (3X + 5Y) \bmod 5$ gdje “mod” označava operaciju “ostatak pri dijeljenju sa”, dok su X i Y dvobitni brojevi, odnosno $X = (x_1; x_0)_2$ i $Y = (y_1; y_0)_2$, dok Z ima onoliko bita koliko je potrebno da se predstavi rezultat. Za realizaciju koristite AND, OR i NOT logička kola.

- Realizirajte sklop koji množi dva broja od po dva bita koristeći formalne metode projektovanja kombinacionih sklopova. Za realizaciju koristiti AND, OR i NOT logička kola.
- Objasnite šta je to puni sumator, a zatim navedite njegovu tablicu istine, izvedite jednačine koje opisuju njegov rad, i nacrtajte njegovu unutrašnju strukturu.
- Objasnite kako se puni sumator može iskoristiti za oduzimanje višebitnih brojeva koristeći prikaz negativnih brojeva kao kod drugog komplementa.
- Projektirajte intuitivnim putem sklop koji množi dva broja od po dva bita, pretpostavljajući da su nam na raspolaganju samo polusumatori, sumatori i AND logička kola.
- Objasnite razliku između polusumatora i punog sumatora, a zatim intuitivnim putem realizirajte sklop koji množi dva broja A i B od kojih A ima 4 bita, a B dva bita, koristeći isključivo polusumatore, sumatore i AND logička kola.
- Sklop za oduzimanje dva n -bitna broja $A = (a_{n-1}; \dots; a_1; a_0)$ i $B = (b_{n-1}; \dots; b_1; b_0)$ (paralelni binarni oduzimač) može se napraviti na isti način kao i paralelni binarni sabirač, samo se umjesto polusumatora i punih sumatora koriste blokovi koje možemo nazvati *poluoduzimač* i *puni oduzimač*. Poluoduzimač bi na osnovu dvije cifre na ulazu trebao generirati cifru rezultata i informaciju da li nam je trebalo posuđivanje ili ne. Puni oduzimač bi trebao imati tri ulaza: dvije cifre i prethodnu posudbu a na osnovu njih bi trebao generirati novu cifru i novu posudbu.
 - a) Projektirajte unutrašnju strukturu poluoduzimača i oduzimača, uz pretpostavku da su nam na raspolaganju svi tipovi logičkih kola.
 - b) Nacrtajte blok strukturu paralelnog binarnog oduzimača na bazi projektiranih blokova.
- Koristeći 4-bitni paralelni sabirač i eventualno prateća logička kola, nacrtajte strukturu sklopa koji može vršiti kako sabiranje, tako i oduzimanje dva 4-bitna broja, pri čemu poseban upravljački signal vrši izbor operacije (0 = sabiranje, 1 = oduzimanje).
- Objasnite šta je dekodler i nacrtajte unutrašnju strukturu dekodera 4/2.
- Objasnite šta je dekodler sa omogućavajućim ulazom i nacrtajte unutrašnju strukturu dekodera 4/2 sa omogućavajućim ulazom.
- Odredite koliko je ulaza u logička kola potrebno za realizaciju dekodera 8/256 ukoliko se
 - a) dekodler realizira neposredno, na najočigledniji mogući način;
 - b) dekodler realizira strategijom “podijeli i osvoji”, tj. razbijanjem na dva dekodera 4/16 i kombiniranjem njihovih izlaza (pri tome, pretpostavite da se dekoderi 4/16 realiziraju neposredno).
- Koliko je ulaza u AND logička kola neophodno ukoliko se dekodler 7/128 realizira neposredno, a koliko ukoliko se on realizira razbijanjem na jedan dekodler 4/16 i jedan dekodler 3/8 korištenjem strategije “podijeli i osvoji”?
- Realizirajte kombinacioni sklop koji realizira funkciju $Y = (3X^2 + 5) \bmod 5$ gdje operacija “mod” označava “ostatak pri dijeljenju sa”, pri čemu je ulazni podatak X 3-bitni broj. Za realizaciju koristiti dekodler 3/8 i tri OR logička kola.
- Potrebno je napraviti kombinacioni sklop sa 3 ulaza koji na svom izlazu daje logičku jedinicu ako i samo ako su na tačno dva od tri ulaza jedinice, a na preostalom ulazu 0. Realizirajte ovaj sklop pomoću odgovarajućeg dekodera i jednog OR logičkog kola.

- Realizirajte funkciju punog sabirača pomoću dekodera 3/8 i dva OR logička kola.
- Napravite dekodera 4/16 koristeći tri dekodera 2/4 sa omogućavajućim ulazom.
- Izračunajte koliki je kapacitet ROM memorije koja ima 12 ulaza i 16 izlaza.
- Koliko ulaza a koliko izlaza ima ROM memorija kapaciteta 512×16 bita?
- U ROM memoriji kapaciteta 4 bajta na adrese 0, 1, 2 i 3 upisani su redom brojevi 137, 34, 9 i 92 (naravno, u binarnom zapisu). Nacrtajte strukturu ove ROM memorije.
- Nacrtajte strukturu ROM memorije koja posjeduje 4 adrese ukoliko su na adrese 0, 1, 2 i 3 smješteni 8-bitni brojevi 139, 17, 79 i 2 respektivno. Na shemi prikazite detaljno unutrašnju strukturu upotrijebljenog dekodera, a ne samo blokovski simbol.
- Projektirajte ROM memoriju (baziranu na dekoderu) kapaciteta 8×4 bita, u kojoj su na adrese 0 ÷ 7 smješteni respektivno brojevi 7, 2, -6, 4, -1, 5, 3 i -3. Negativni brojevi su predstavljeni u kodu drugog komplementa.
- Odredite koliko ulaza, koliko izlaza i koliko pregorljivih čvorova treba da ima PROM memorija koja može da zapamti 128 16-bitnih podataka.
- Nacrtajte strukturu PROM (ili EPROM) memorije koja posjeduje 8 adresa i koja pamti četvorobitne podatke. Zatim opišite kako bi se u ovu memoriju na adresu 3 mogao upisati broj 11.
- Nacrtajte strukturu PROM (ili EPROM) memorije koja posjeduje 4 adrese i koja pamti osmobitne podatke. Zatim opišite kako bi se u ovu memoriju na adresu 2 mogao upisati broj 193.
- Nacrtajte strukturu PROM memorije koja posjeduje 4 adrese, i prikazite koje čvorove treba zadržati a koje ukloniti ukoliko su na adrese 0, 1, 2 i 3 smješteni 8-bitni brojevi 139, 17, 79 i 2 respektivno. Pored toga, na shemi prikazite detaljno unutrašnju strukturu upotrijebljenog dekodera, a ne samo blokovski simbol.
- Objasnite šta su PLA komponente, navedite njihove prednosti i mane u odnosu na ROM memorije, a zatim realizirajte skup logičkih funkcija $Y = ABC \vee \overline{A}\overline{B} \vee \overline{B}\overline{C}$ i $Z = AB \vee \overline{B}\overline{C}$ uz pomoć PLA komponente, ut pretpostavku da ta PLA komponenta posjeduje samo 4 AND logička kola. Pri crtanju je dozvoljeno koristiti skraćeno obilježavanje.
- Nacrtajte strukturu PLA komponente koja ima 3 ulaza, 4 izlaza i 4 AND logičkog kola, a zatim na slici označite kako se može postići da ta PLA komponenta realizira skup logičkih funkcija $Y = \overline{A}\overline{B}\overline{C} \vee AB \vee BC$ i $Z = \overline{A}\overline{B} \vee \overline{B}\overline{C}$.
- Nacrtajte strukturu PLA komponente sa 3 ulaza, 2 izlaza i 4 AND kola. Nakon toga, na slici označite koje čvorove treba spaliti da bi ta PLA komponenta realizirala funkcije $Y_1 = AB \vee BC \vee AC$ i $Y_2 = \overline{A} \vee BC$.
- Objasnite šta je koder i nacrtajte unutrašnju strukturu kodera 2/4.
- Koristeći formalne metode projektiranja kombinacionih logičkih sklopova, realizirajte prioritetni koder 4/2. Za realizaciju koristiti AND, OR i NOT logička kola.
- Realizirajte prioritetni koder 4/2 uz pomoć dekodera 4/16 i OR logičkih kola.

- Objasnite šta je to multiplekser, nacrtajte unutrašnju strukturu multipleksera 4/1, napišite funkciju koju on realizira i ukratko objasnite za šta se multiplekseri koriste u računarskim sistemima.
- Nacrtajte detaljnu unutrašnju strukturu višestrukog multipleksera $2 \times 4/1$ baziranog na dekoderu uz pretpostavku da se isti dekodier koristi u oba sastavna jednostruka multipleksera.
- Odredite koliko ukupno ulaza a koliko izlaza ima višestruki multiplekser $4 \times 32/1$.
- Napravite multiplekser 8/1 pomoću dva multipleksera 4/1 i jednog multipleksera 2/1 kao strukturu tipa stabla.
- Objasnite na koji način se multiplekseri primjenjuju unutar aritmetičko-logičke jedinice.
- Objasnite šta je to aritmetičko logička jedinica (ALU), šta su joj ulazi a šta izlazi i čemu služi. Zatim navedite koliko ulaza a koliko izlaza ima ALU koja izvodi 32 različite operacije nad 8-bitnim operandima, pri čemu rezultat ima također 8 bita, a podržan je ulazni prenos.
- Nacrtajte principijelnu strukturu aritmetičko logičke jedinice koja može obavljati 4 različite operacije. Koliko ovakva aritmetičko-logička jedinica ima ulaza a koliko izlaza ukoliko su svi operandi kao i rezultat 16-bitni, a predviđen je izlazni ali ne i ulazni prenos?
- Utvrdite koliko ulaza a koliko izlaza ima aritmetičko-logička jedinica koja može da obavlja 16 različitih operacija nad dva 4-bitna operanda A i B. Rezultat operacije je također četverobitni broj, a predviđeno je i postojanje ulaznog i izlaznog prenosa.
- Utvrdite koliko ulaza a koliko izlaza ima aritmetičko-logička jedinica koja može da obavlja 32 različite operacije nad dva 8-bitna operanda A i B. Rezultat operacije je također osmobitni broj, a predviđeno je i postojanje ulaznog i izlaznog prenosa.
- Odredite koliko ulaza a koliko izlaza ima aritmetičko-logička jedinica koja obrađuje 16-bitne operande ukoliko je za rezultate predviđen isti broj bita kao i za operande, ukoliko su predviđeni ulazni i izlazni prenos, i ukoliko su podržane ukupno 64 različite operacije.
- Koliko različitih operacija može izvoditi aritmetičko-logička jedinica koja posjeduje 15 ulaza, čiji su operandi 4-bitni brojevi, i koja podržava ulazni prenos?
- Zna se da neka aritmetičko logička jedinica (ALU) ima 22 ulaza i 9 izlaza, i da podržava ulazni i izlazni prenos. Također se zna da ova ALU koristi isti broj bita za rezultat C kao i za operande A i B. Koliko različitih operacija može izvoditi ova ALU?
- Projektirajte aritmetičko-logičku jedinicu koja može obavljati 3 logičke operacije $A \cdot B$, $A \vee B$ i $A \oplus B$ i jednu aritmetičku operaciju $A + B$. Oba operanda A i B imaju samo jedan bit, a rezultat također ima samo jedan bit. Eventualni drugi bit koji se pojavljuje kao rezultat sabiranja treba posmatrati kao izlazni prenos P_i . Također treba predvidjeti i ulaz za ulazni prenos P_u koji se koristi samo kod operacije sabiranja, i koji omogućava kaskadno vezivanje ovakvih jedinica.
- Data je logička funkcija $\overline{A}BD \vee A\overline{C}D\overline{E} \vee B\overline{D}E$. Realizirajte ovu funkciju
 - a) pomoću multipleksera 4/1 uzimajući A i B kao adresne promjenljive;
 - b) pomoću multipleksera 8/1 uzimajući A, C i D kao adresne promjenljive.
- Data je logička funkcija $Y = \overline{A}BC \vee D \vee \overline{A}CD \vee B$. Realizirajte ovu funkciju preko multipleksera 4/1 i pratećih logičkih kola (ako zatrebaju). Adresne promjenljive izaberite po volji.

- Data je logička funkcija $Y = \overline{BA \oplus C} \vee D(A \oplus C)$. Realizirajte ovu funkciju koristeći multiplexer 8/1 i eventualno invertore (ako zatrebaju). Adresne promjenljive izaberite po volji.
- Realizirajte logičku funkciju $Y = AB \vee BC \vee CD \vee AD$ pomoću multipleksera 4/1 uzimajući B i D za adresne promjenljive.
- Realizirajte logičku funkciju $Y = \overline{BA \oplus C} \vee D(A \oplus C)$ pomoću multipleksera 4/1 i dodatnih logičkih kola. Izaberite promjenljive A i D kao adresne promjenljive.
- Realizirajte logičku funkciju $Y = \overline{\overline{A \vee B \oplus D} \vee \overline{C} \vee (B \oplus D)}$ uz pomoć multipleksera 4/1 i dodatnih logičkih kola. Za adresne promjenljive uzmite B i D.
- Realizirajte logičku funkciju $Y = (A \vee \overline{B})(\overline{B} \vee C)(C \vee \overline{D})(A \vee \overline{D})$ pomoću multipleksera 4/1 i dodatnih logičkih kola. Izaberite promjenljive A i D kao adresne promjenljive.
- Realizirajte puni sumator uz pomoć dva multipleksera 4/1 i eventualno invertora (ako zatrebaju). Adresne promjenljive izabrati po vlastitom izboru.
- Nacrtajte detaljnu unutrašnju strukturu demultipleksera 1/4.
- Objasnite kako se multiplekseri i demultiplekseri zajedno koriste za prenos više različitih podataka kroz isti kanal veze (tj. kroz jedan zajednički spojni provodnik).
- Objasnite šta su sekvencijalni sklopovi i konačni automati, te kakva je razlika između modela konačnih automata prve i druge vrste, odnosno između Mealyjevih i Mooreovih modela konačnih automata.
- Objasnite u čemu je razlika između kombinacionih i sekvencijalnih sklopova i navedite kako se matematski opisuju sekvencijalni sklopovi.
- Dati model konačnog automata druge vrste prevedite u ekvivalentni model prve vrste.

$$Q_1(n) = x_1(n) Q_1(n-1) \vee x_2(n)$$

$$Q_2(n) = x_2(n) \oplus Q_1(n-1)$$

$$y_1(n) = x_1(n) \oplus \overline{Q_2(n)}$$

$$y_2(n) = \overline{x_2(n)} Q_1(n) Q_2(n)$$
- Prikazani model konačnog automata druge vrste pretvoriti u ekvivalentni model automata prve vrste:

$$Q_1(n) = x_1(n) Q_2(n-1) \vee x_2(n) Q_1(n-1)$$

$$Q_2(n) = Q_1(n-1) \oplus Q_2(n-1)$$

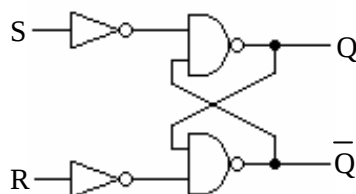
$$y_1(n) = \overline{x_1(n)} Q_1(n) \vee x_2(n) Q_2(n)$$

$$y_2(n) = \overline{Q_1(n)} Q_2(n)$$
- Prevedite matematski model sekvencijalnog sklopa u formi konačnog automata druge vrste u ekvivalentni model prve vrste.

$$Q(n) = x_1(n) \overline{Q(n-1)} \vee \overline{x_2(n)} Q(n-1)$$

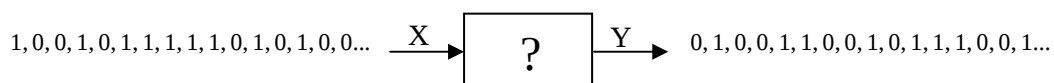
$$y(n) = \overline{x_1(n)} x_2(n) Q(n)$$
- Opišite šta je serijski sabirač i izvedite matematski model koji opisuje njegov rad u vidu konačnog automata prve vrste.

- Navedite barem jedan primjer digitalnog sklopa koji nije moguće fizički realizirati, objasnite zbog čega njegova realizacija nije moguća i opišite osnovnu ideju kako bi se taj sklop mogao realizirati aproksimativno, na način koji zadovoljava potrebe prakse.
- Objasnite princip rada asinhronog D flip-flopa kao elementarne memorijske ćelije i prikažite kako izgleda njegova realizacija zasnovana na multipleksoru 2/1.
- Objasnite šta su flip-flopovi (elementarni automati), opišite rad D flip-flopa, a zatim koristeći formalne metode sinteze sekvencijalnih sklopova, realizirajte RS flip-flop ukoliko nam je na raspolaganju D flip-flop.
- Nacrtajte strukturu RS flip-flopa, prikažite tablicu koja opisuje njegov rad i objasnite zbog čega se kombinacija ulaza $R = S = 1$ ne koristi u praksi.
- Objasnite šta predstavlja pojava nestabilnosti u sekvencijalnim sklopovima i čime je uzrokovana. Zatim pokažite da pod određenim uvjetima RS flip-flop može postati nestabilan i objasnite kako se taj problem rješava u praksi.
- Pokažite da sekvencijalni sklop prikazan na slici zapravo predstavlja RS flip-flop (tj. pokažite šta se tačno dešava za sve moguće kombinacije vrijednosti ulaza S i R).



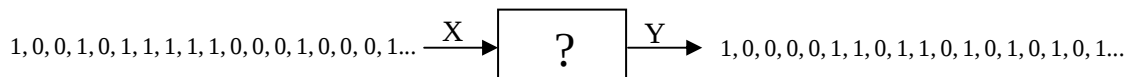
- Objasnite čemu služi master-slave JK flip-flop, a zatim nacrtajte njegovu strukturu i u kratkim crtama opišite princip njegovog rada. Posebno objasnite zbog čega ovaj flip-flop nije pravi taktovani flip-flop.
- Objasnite razloge za uvođenje taktних (klok) impulsa u sekvencijalne sklopove, a zatim nacrtajte strukturu taktovanog JK flip flopa i objasnite njegov rad.
- Objasnite razloge za uvođenje ivično okidanih taktnih flip-flopova, a zatim nacrtajte strukturu ivično okidanog D flip-flopa i ukratko objasnite njegov rad.
- Nacrtajte strukturu asinhronog i sinhronog D flip-flopa, a zatim objasnite kakva je razlika između njih i čemu služi svaki od njih.
- Objasnite koje uvjete treba zadovoljavati neki sekvencijalni sklop da bi bio sinhroni sekvencijalni sklop, a zatim objasnite zbog čega su sinhroni sekvencijalni sklopovi izuzetno značajni za potrebe prakse.
- Koristeći metode formalnog projektiranja sekvencijalnih sklopova, napravite D flip-flop ukoliko je na raspolaganju jedan T flip-flop i proizvoljan broj NOR logičkih kola.
- Napravite JK flip-flop ukoliko je na raspolaganju jedan D flip-flop i proizvoljan broj NAND logičkih kola.
- Napravite RS flip-flop ukoliko nam je na raspolaganju jedan T flip-flop, i proizvoljan broj osnovnih logičkih kola, tj. AND, OR i NOT logičkih kola.

- Nacrtajte graf stanja za serijski sabirač (sumatora) i projektirajte njegovu strukturu koristeći formalne metode projektovanja sekvencijalnih sklopova ukoliko je na raspolaganju jedan T flip-flop i proizvoljan broj AND, OR i NOT logičkih kola. Da li je ovaj sklop Mealyjev ili Mooreov automat? Obrazložite odgovor.
- Automat za prodaju čevapa, najnovije čudo bosansko-hercegovačke elektronske industrije koji je postao pravi hit na američkom tržištu, predviđen je za prodaju dvije vrste porcija: velike porcije (10 čevapa u pola somuna) i male porcije (5 čevapa u četvrt somuna). Velika porcija košta 3 KM a mala porcija 2 KM. Automat prima kovanice od 1 KM i 2 KM. Za malu porciju potrebno je ubaciti ili jednu kovanicu od 2 KM, ili dvije kovanice od 1 KM zaredom (prvo jednu pa drugu). Za veliku porciju potrebno je ubaciti prvo kovanicu od 1 KM, a zatim kovanicu od 2 KM (redoslijed je bitan, jer ukoliko prvo ubacimo kovanicu od 2 KM, automat odmah izbacuje malu porciju). Ubacivanje dvije kovanice istovremeno nije moguće. Glavni dio ovog automata čini sekvencijalni sklop sa dva ulaza X_1 i X_2 koji respektivno signaliziraju ubacivanje kovanica od 1 KM i 2 KM, kao i dva izlaza Y_1 i Y_2 koji respektivno predstavljaju naloge za izbacivanje male odnosno velike porcije (pored ovoga, automat posjeduje i prekidače za izbor da li želimo sarajevske ili banjalučke čevape, porciju sa ili bez luka i sa ili bez jogurta, kao i regulator koliko hoćemo da čevapi budu reš pečeni, ali ovi elementi nisu bitni za zadatak). Projektirajte strukturu ovog sekvencijalnog sklopa koristeći formalne metode sinteze sekvencijalnih sklopova. Za realizaciju koristite jedan JK flip flop, jedan D flip flop i osnovna logička kola.
- Radi povećanja sigurnosti prenosa podataka između dva računara, potrebno je projektirati sekvencijalni sklop sa jednim ulazom i jednim izlazom, koji izvrće (invertira) sve bite koji mu se dovode na ulaz, osim svakog trećeg bita, koji ostaje nepromijenjen. Na primjer, ukoliko se na ulaz ovog sklopa dovede niz bita 1, 0, 0, 1, 0, 1, 1, 1, 1, 1, 0, 1, 0, 1, 0, 0, na izlazu sklopa će se pojaviti niz bita 0, 1, 0, 0, 1, 1, 0, 0, 1, 0, 1, 1, 1, 0, 0, 1



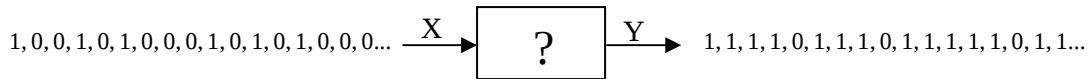
Realizirajte ovaj sekvencijalni sklop koristeći formalne metode projektiranja sekvencijalnih sklopova. Stanja ovog sklopa kodirajte redom binarnim brojevima 00, 11 i 10. Za realizaciju prvog bita stanja koristite D flip-flop, a drugog bita stanja RS flip-flop. Pored flip-flopova, za realizaciju je na raspolaganju i proizvoljan broj AND, OR i NOT logičkih kola.

- Potrebno je projektovati sekvencijalni sklop sa jednim ulazom i jednim izlazom, koji izvrće (invertira) svaki četvrti bit koji mu se dovede na ulaz, dok sve ostale bite ostavlja nepromijenjenim. Na primjer, ukoliko se na ulaz ovog sklopa dovede niz bita 1, 0, 0, 1, 0, 1, 1, 1, 1, 1, 0, 0, 0, 1, 0, 0, 0, 1 na izlazu sklopa će se pojaviti niz bita 1, 0, 0, 0, 0, 1, 1, 0, 1, 1, 0, 1, 0, 1, 0, 1 (invertovan je svaki četvrti bit).



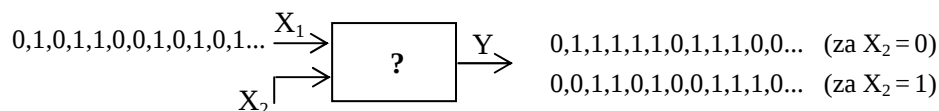
- Nacrtajte graf kojim se opisuje rad ovog sekvencijalnog sklopa.
 - Projektirajte strukturu ovog sekvencijalnog sklopa koristeći formalne metode projektovanja sekvencijalnih sklopova. Na raspolaganju su jedan JK flip-flop, jedan D flip-flop i proizvoljan broj AND, OR i NOT logičkih kola.
 - Da li je ovaj sklop Mealyjev ili Mooreov automat? Obrazložite odgovor.
- Potrebno je projektirati serijski binarni komparator sa dva ulaza x_1 i x_2 , i tri izlaza y_1 , y_2 i y_3 . Na ulaze x_1 i x_2 dovode se respektivno biti dva binarna broja A i B koja se porede, redom počev od bita *najveće* težine. Na izlazima sklopa treba da se pojavi logička jedinica na samo jednom od izlaza y_1 , y_2 i y_3 ovisno od toga da li je $A > B$, $A < B$ ili $A = B$ respektivno. Realizirajte ovaj sklop ukoliko su nam na raspolaganju JK flip-flopovi i osnovna logička kola. Da li je dobijeni sklop Mealyjevog ili Mooreovog tipa? Obrazložite odgovor.

- Potrebno je projektirati sekvencijalni sklop sa jednim ulazom i jednim izlazom, koji svaku jedinicu koja mu dođe na ulaz propušta neizmijenjenu, ali propušta tek svaku treću nulu, dok ostale nule koje mu dođu na ulaz postaju jedinice. Na primjer, ukoliko se na ulaz ovog sklopa dovede niz bita 1, 0, 0, 1, 0, 1, 0, 0, 0, 1, 0, 1, 0, 1, 0, 0, 0 na izlazu sklopa će se pojaviti niz bita 1, 1, 1, 1, 0, 1, 1, 1, 0, 1, 1, 1, 1, 0, 1, 1.

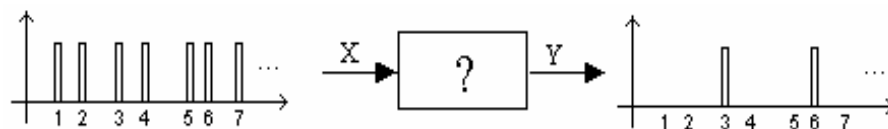


Realizirajte ovaj sekvencijalni sklop koristeći formalne metode projektiranja sekvencijalnih sklopova. Stanja ovog sklopa kodirajte redom binarnim brojevima 00, 11 i 01. Za realizaciju prvog bita stanja koristite T flip-flop, a drugog bita stanja RS flip-flop. Pored flip-floпова, za realizaciju je na raspolaganju i proizvoljan broj AND, OR i NOT logičkih kola.

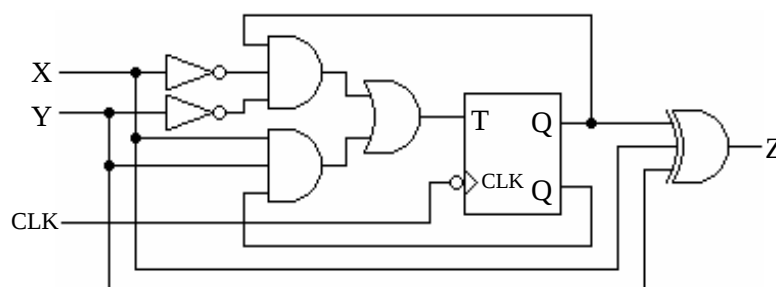
- Na ulaz X_1 sekvencijalnog sklopa koji služi za šifrovanje/dešifrovanje serijskih binarnih podataka, dovodi se sekvenca bita koji se šifruju, dok se šifrovana sekvenca pojavljuje na izlazu Y. Sklop posjeduje i ulaz X_2 , kojim se bira način šifrovanja. Za $X_2 = 0$, invertira se svaki treći bit ulazne sekvence, dok ostali biti ostaju nepromijenjeni. Za $X_2 = 1$, invertira se svaki drugi i treći bit u grupi od po tri bita ulazne sekvence, dok prvi bit u svakoj grupi ostaje nepromijenjen. Primjer šifrovanja prikazan je na sljedećoj slici:



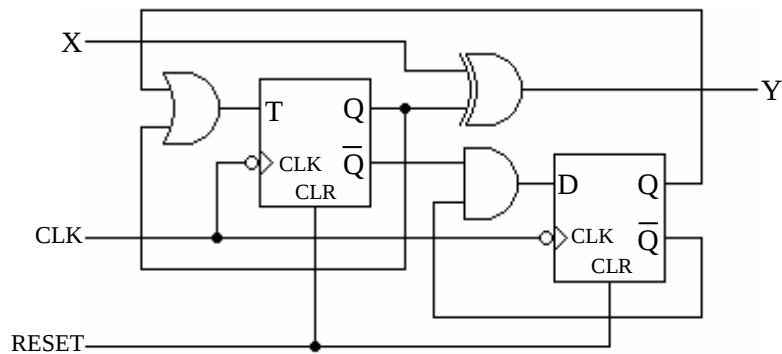
- Nacrtajte graf stanja ovog sekvencijalnog sklopa.
 - Projektirajte ovaj sklop koristeći T flip-flopove, kao i AND, OR i NOT logička kola.
- Potrebno je projektirati sekvencijalni sklop koji će na izlaz propustiti svaki treći impuls koji mu se dovede na ulaz, a ostale ignorirati, kao što je prikazano na sljedećoj slici:



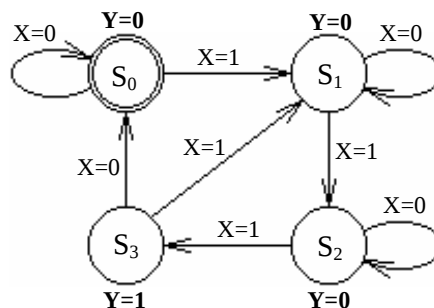
- Nacrtajte graf stanja ovog sekvencijalnog sklopa.
 - Projektirajte detaljnu strukturu ovog sklopa ukoliko su na raspolaganju jedan RS flip-flop, jedan T flip-flop, te osnovna logička kola.
 - Da li je ovaj sklop Mealyjev ili Mooreov automat? Obrazložite odgovor.
- Analizirajte sekvencijalni sklop sa sljedeće slike, odnosno utvrdite graf koji opisuje njegov rad. Možete li na osnovu dobijenog grafa zaključiti čemu služi ovaj sekvencijalni sklop?



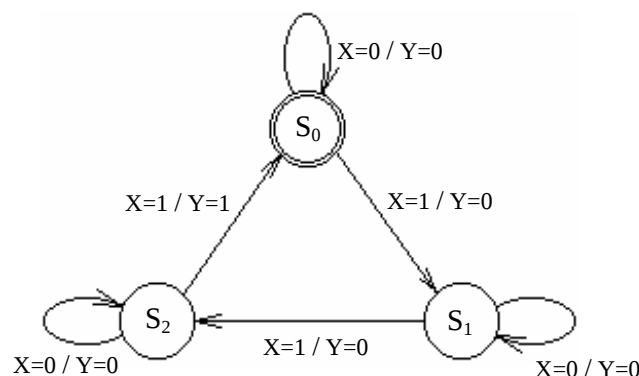
- Analizirajte sekvencijalni sklop sa sljedeće slike, odnosno utvrdite graf koji opisuje njegov radi. Možete li na osnovu dobijenog grafa zaključiti čemu služi ovaj sekvencijalni sklop?



- Na slici je dat graf jednog sekvencijalnog sklopa Mooreovog tipa.

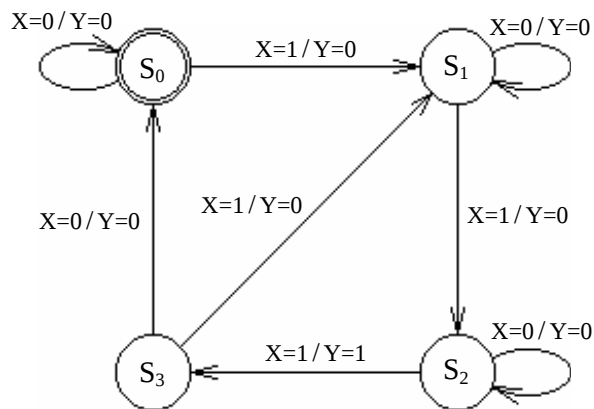


- Transformirajte dati graf u graf Mealyjevog tipa i izvršite eventualno pojednostavljenje dobijenog grafa, tj. izvršite minimizaciju broja čvorova.
 - Projektirajte sklop koji se dobije nakon izvršene transformacije koristeći D flip floповe i ROM memoriju za realizaciju funkcija izlaza i prelaza.
 - Na osnovu posmatranja transformiranog grafa, pokušajte da utvrdite čemu služi dati sklop.
- Na slici je dat graf jednog sekvencijalnog sklopa Mooreovog tipa.

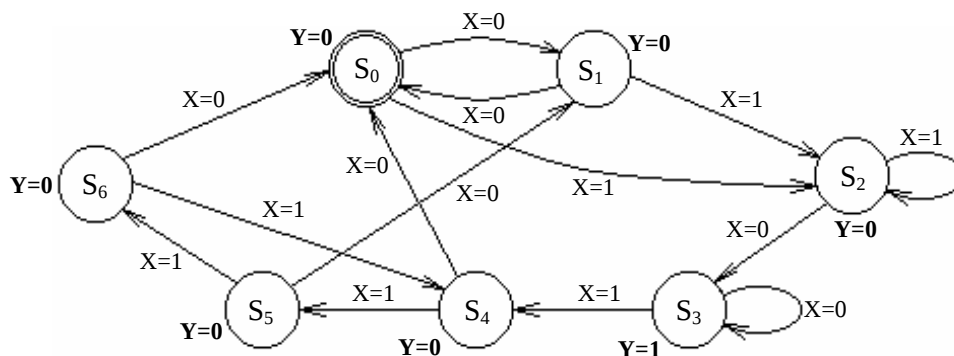


- Transformirajte dati graf u graf Mooreovog tipa.
- Projektirajte sklop koji se dobije nakon izvršene transformacije koristeći JK flip floповe i NOR logička kola.

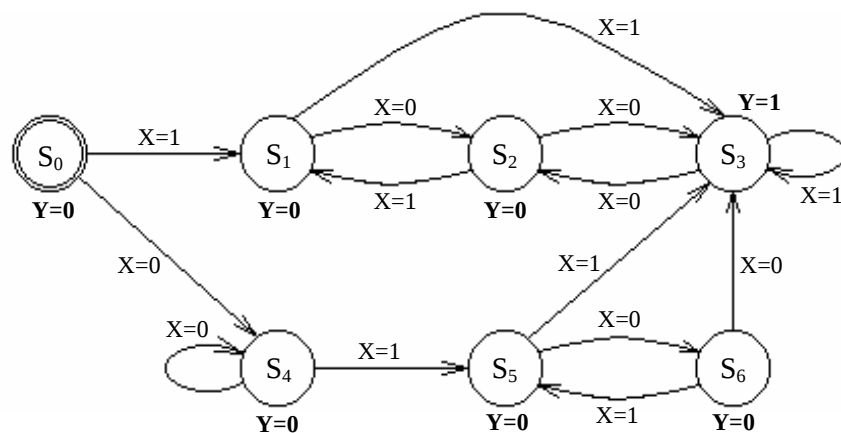
- Uklonite suvišna stanja u grafu sa slike ukoliko takva postoje i nacrtajte graf dobijen nakon izvršenog pojednostavljenja.



- Uklonite suvišna stanja u grafu sa slike ukoliko takva postoje i nacrtajte graf dobijen nakon izvršenog pojednostavljenja.



- Uklonite suvišna stanja u grafu sa slike ukoliko takva postoje i nacrtajte graf dobijen nakon izvršenog pojednostavljenja.



- Uklonite suvišna stanja u grafu sa slike ukoliko takva postoje i nacrtajte graf dobijen nakon izvršenog pojednostavljenja.

